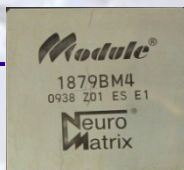




Гибридный метод аллокации массивов
памяти в аппаратных платформах с
разветвленной структурой памяти на базе
процессора NeuroMatrix® DSP



Семейство СБИС на базе NMC3, NMC4



DSP NM6405 (1879BM4) (2009 г.)



DSP NM6406 (1879BM5Я) (2013г.)



СБИС 1879ВЯ1Я Цифровой унифицированный
— программный приемник (2013 г.)



СБИС K1879ХБ1Я - Декодер цифрового
телевизионного сигнала стандартной и высокой
четкости (2013 г.)



DSP 1879BM6Я – высокопроизводительный
процессор цифровой обработки сигналов. (2016)

NeuroMatrix® 1879BM5Я DSP



5 приемка

Области применения:

- гидро- и радиолокация;
- обработка ИК- и видеоизображений;
- навигационные приемники;
- CDMA и TDMA базовые станции;
- векторно-матричные вычислители.

Общие характеристики

- технология изготовления – 90нм КМОП;
- корпус – 416 PBGA
- тактовая частота – не более 320 МГц;
- напряжения питания – 1,2 В (ядро) 3,3 В (буфера ввода/вывода);
- потребляемая мощность – не более 1,2 Вт;
- условия эксплуатации: -60°C ... +85°C.

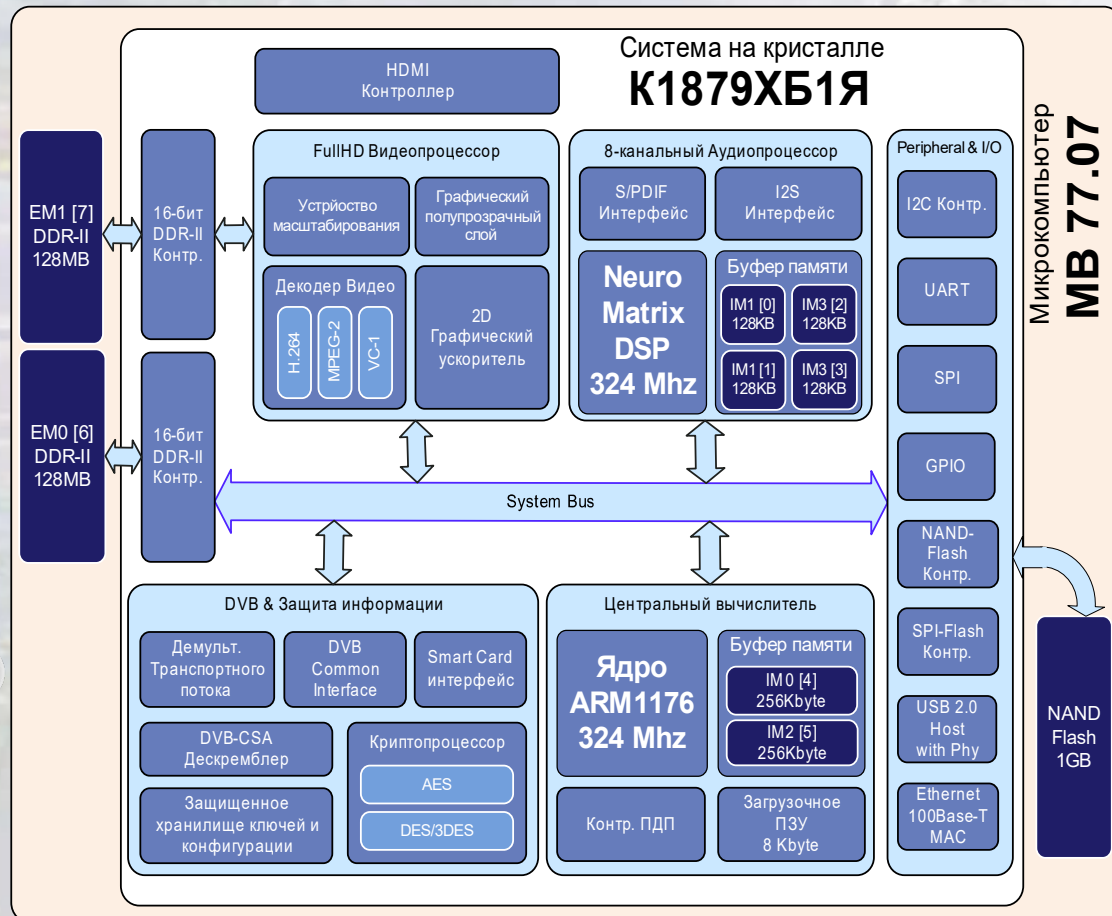
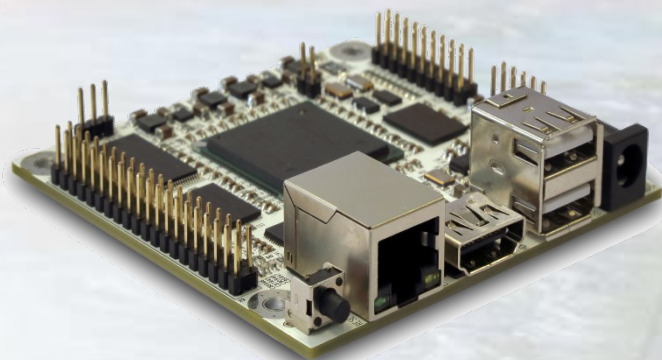
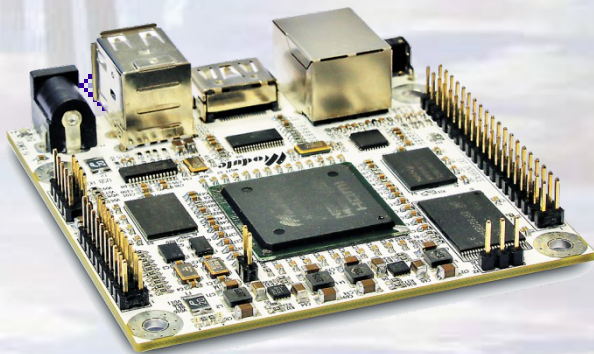
RISC процессор

- разрядность данных – 32 бита;
- разрядность команд – 32 и 64 бита;
- размер адресного пространства – 4Гх32 бит;
- выполнение трех скалярных операций за такт (АЛУ-операция, модификация адреса и операция ввода/вывода);
- производительность – 320 MIPS или 960 MOPS.

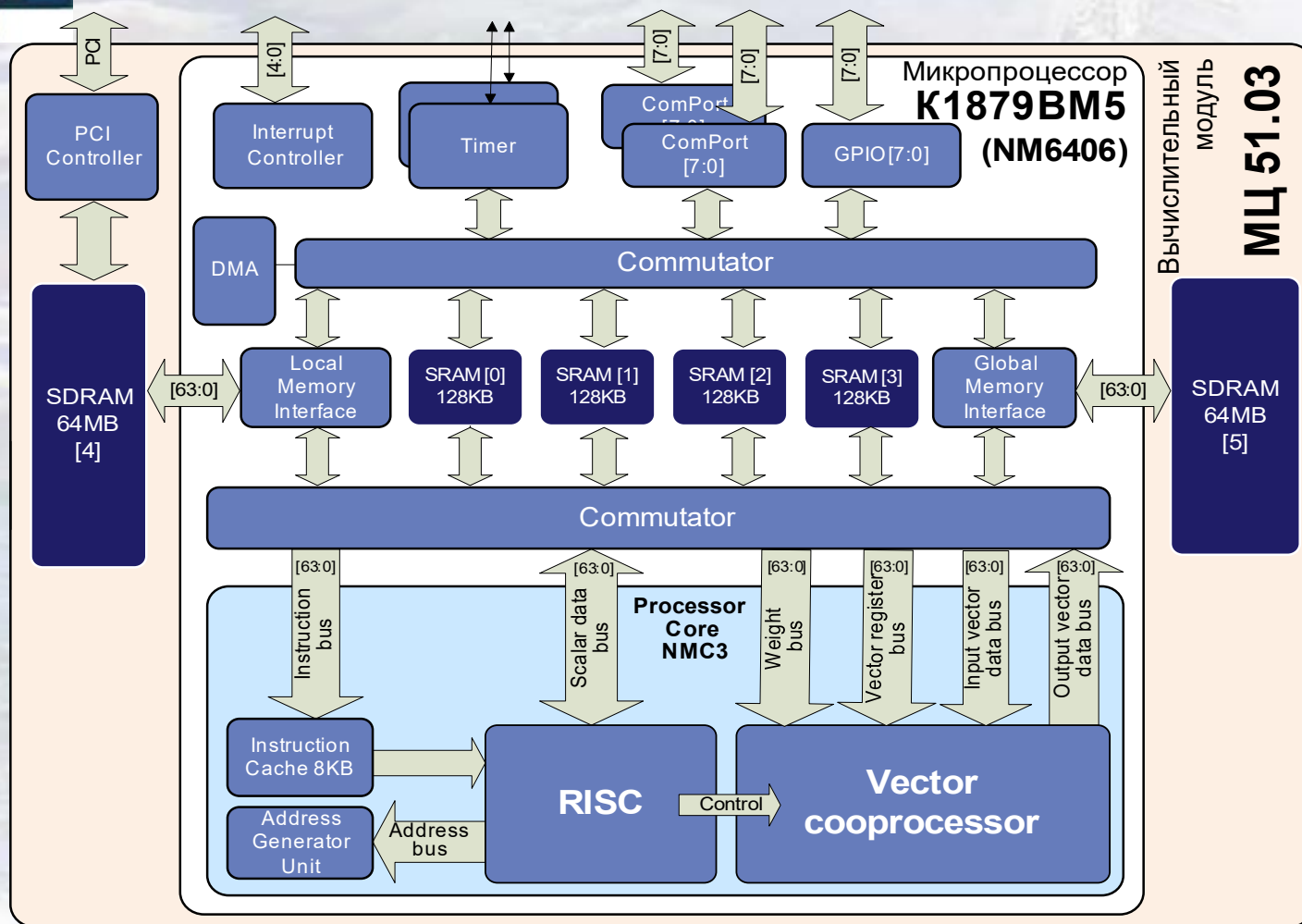
Векторный сопроцессор

- разрядность данных – программно задается от 2 до 64 бит (все данные упакованы в 64-разрядные слова);
- базовая операция – умножение матрицы целочисленных данных на матрицу целочисленных данных;
- одновременное выполнение двух функций насыщения над потоком входных данных;
- производительность (MAC – количество операций умножение с накоплением, выполняемых за один процессорный такт):
 - 2 MAC для 32-разрядных данных;
 - 4 MAC для 16-разрядных данных;
 - 24 MAC для 8-разрядных данных;
 - 80 MAC для 4-разрядных данных;
 - 224 MAC для 2-разрядных данных.

Микрокомпьютер MB77.07



Инструментальный модуль МЦ 51.03



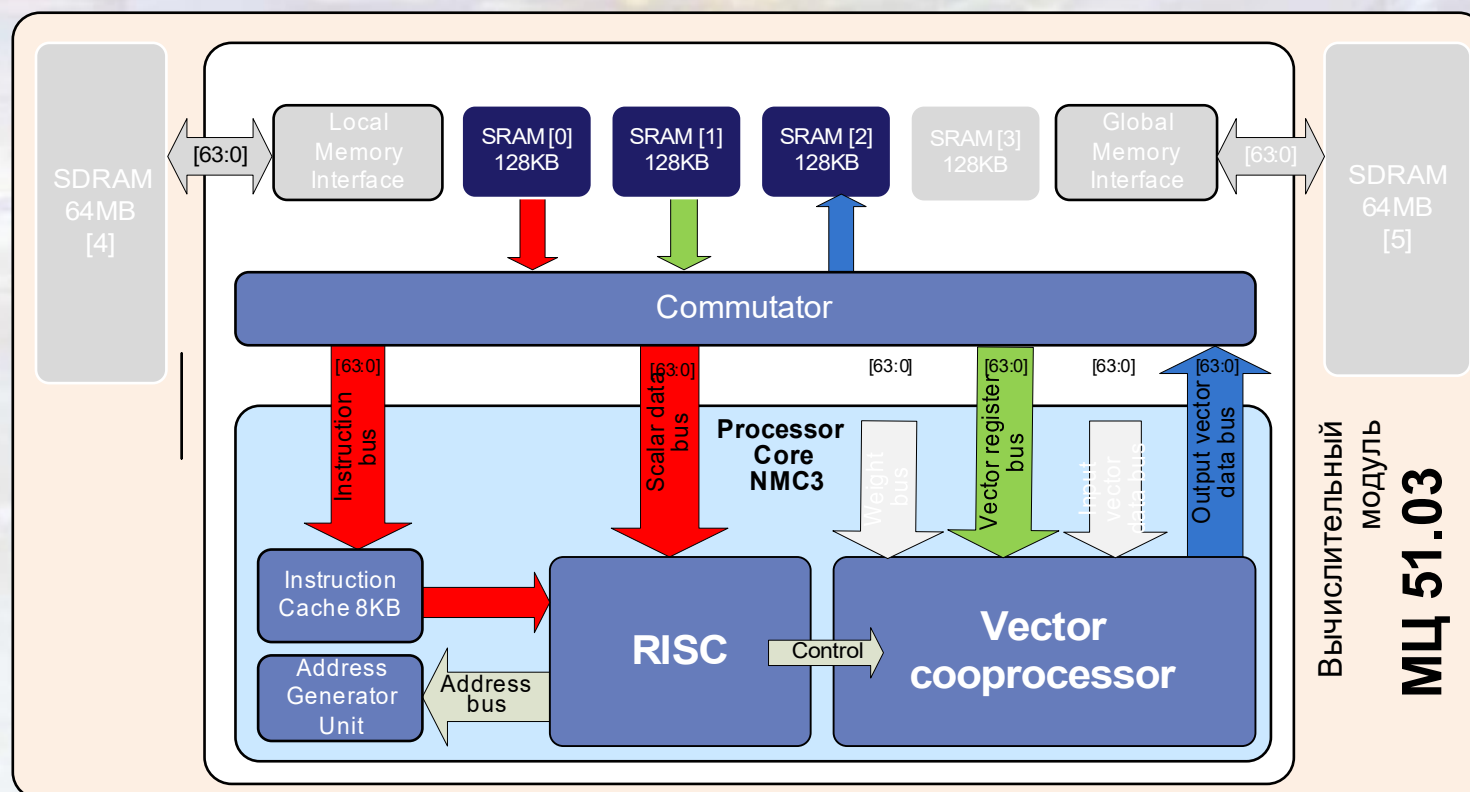
Виды векторных SIMD команд

- ◆ 3-потока (вход, выход, код)
 $[Z] = \text{func}([X], C)$
 (логические, арифметические операции вектора с константой)
- ◆ 4-поточные (вход X, вход Y, выход, код)
 $[Z] = \text{func}([X], [Y])$
 логические, арифметические операции, умножение
- ◆ 5-поточные (вход X, вход Y, веса W, выход, код)
 $[Z] = [W] * [X] + [Y]$
 умножение с накоплением

3-поточные команды

```
for (int i=0; i<1024; i++)
{
    y[i]=x[i]*c;
}
```

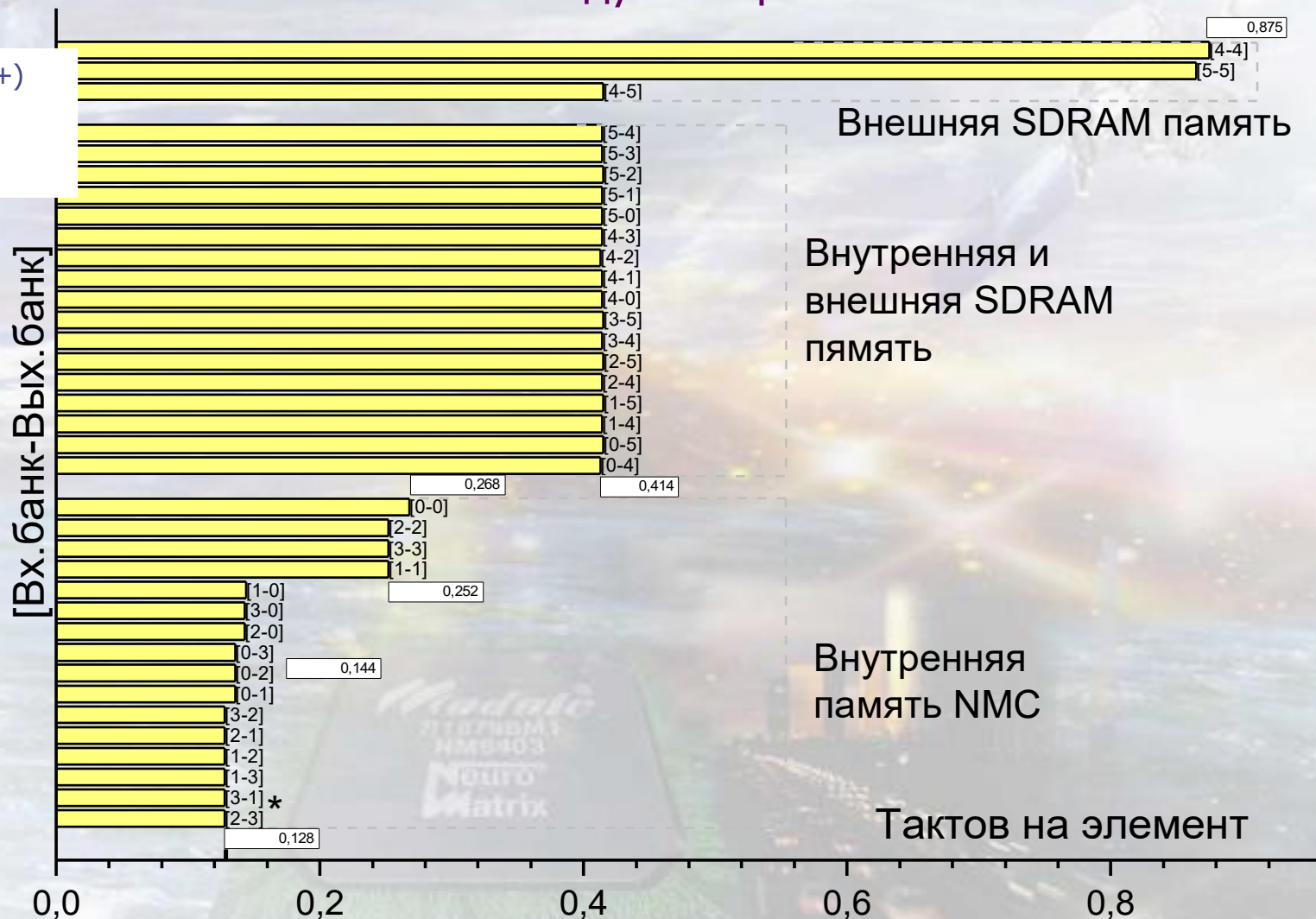
```
gr7=32;
<Loop>
    rep 32 data=[ar0++] with vsum data;
    rep 32 [ar6++]=afifo;
    gr7--;
    if <>0 goto Loop;
```



Вычислительный
модуль
МЦ 51.03

Среднее время умножения 8-разрядного вектора на константу при разных вариантах размещения вх. и вых. массивов в банках памяти вычислительного модуля МЦ51.03

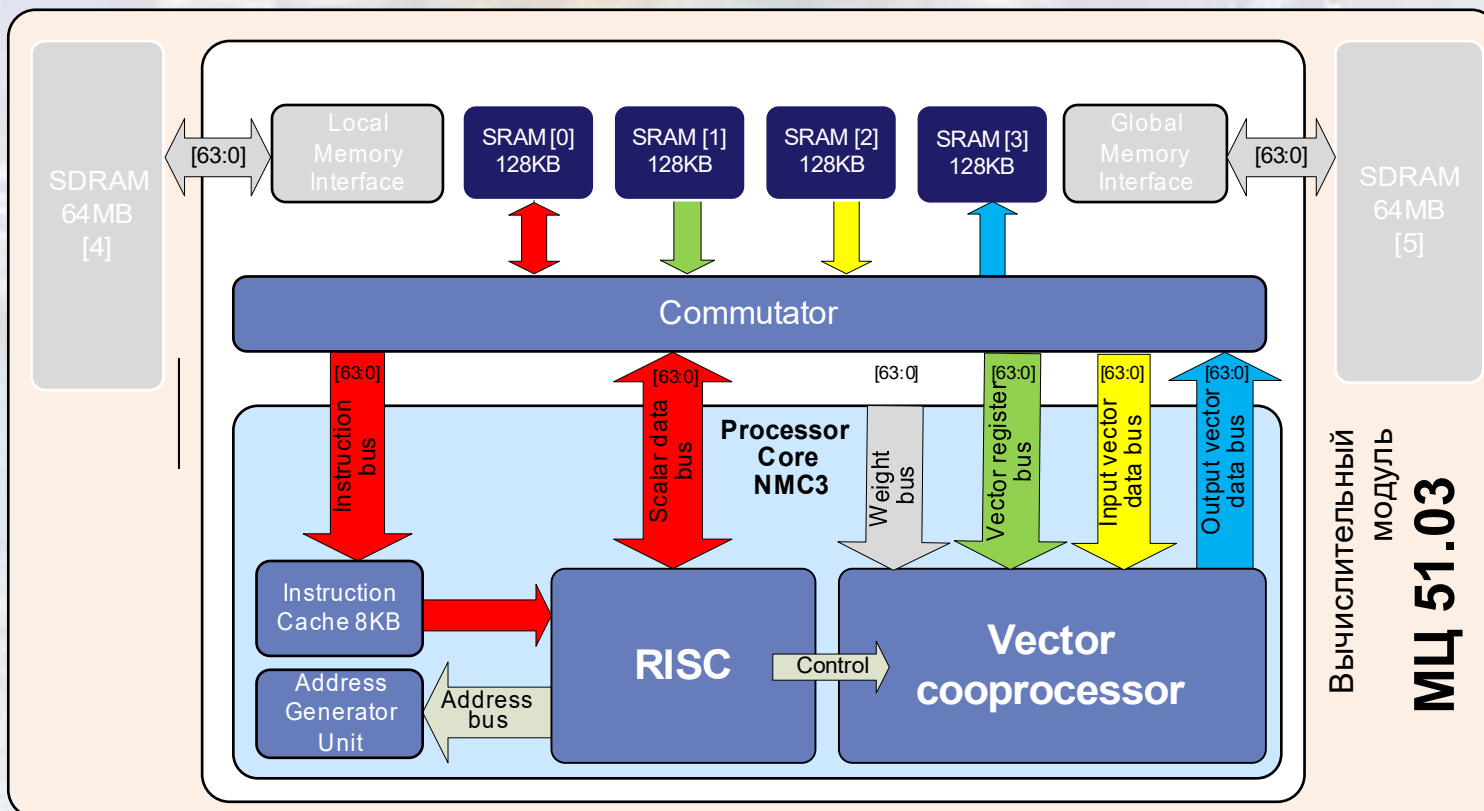
```
for (int i=0; i<1024; i++)
{
    y[i]=x[i]*c;
}
```



4-поточные команды

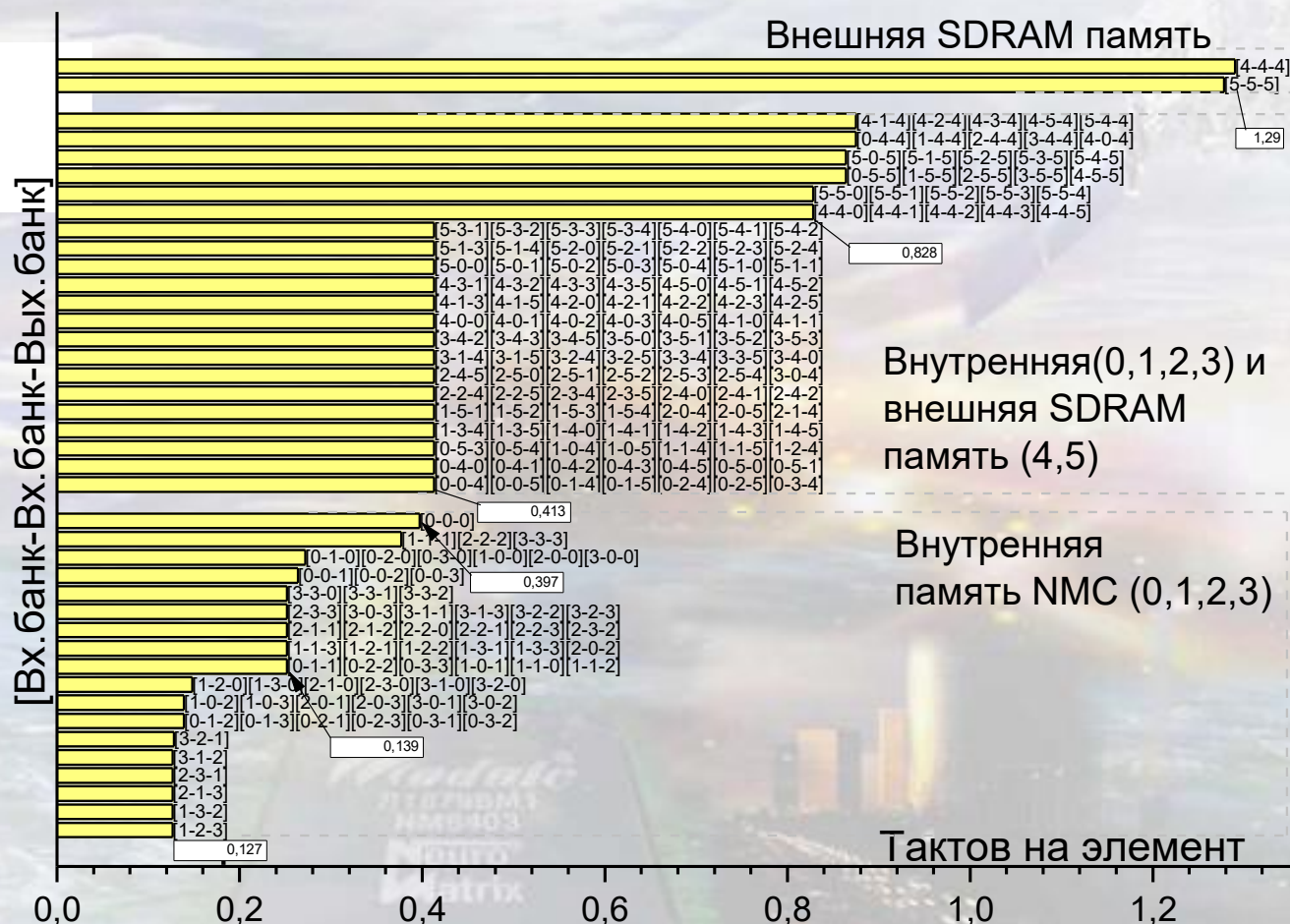
```
for (int i=0; i<1024; i++)  
{  
    z[i]=x[i]+y[i];  
}
```

```
gr7=32;  
<Loop>  
  rep 32 ram=[ar0++];  
  rep 32 data=[ar1++] with ram+data;  
  rep 32 [ar6++]=afifo;  
  gr7--;  
  if <>0 goto Loop;
```



Производительность функции сложения двух байтовых вектора на константу при разных вариантах размещения вх. и вых. массивов в банках памяти вычислительного модуля МЦ51.03

```
for (int i=0; i<1024; i++)
{
    z[i]=x[i]+y[i];
}
```



структура матрично-векторного сопроцессора



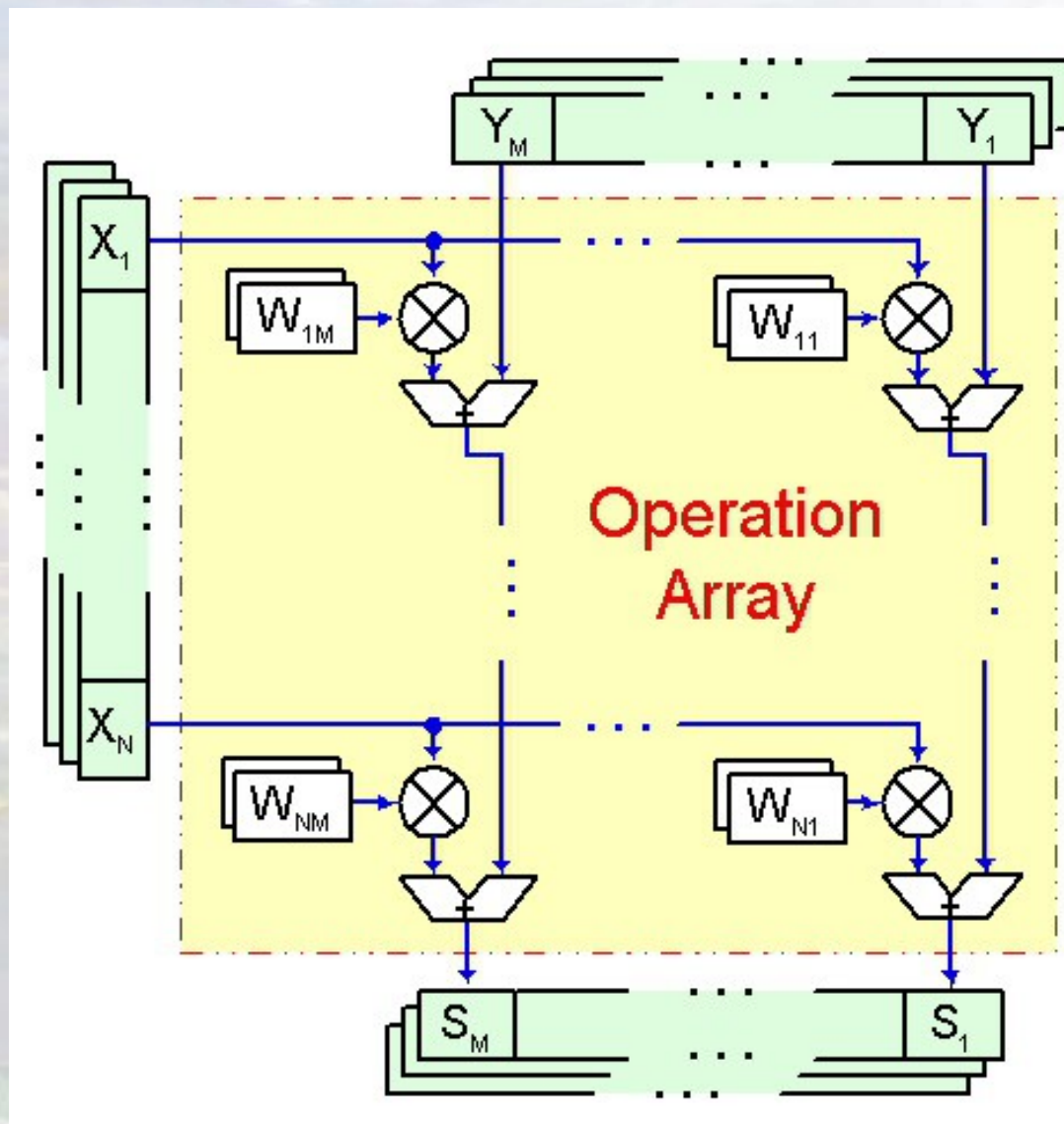
- **Формат вектора упакованных данных**

$$S_i = Y_i + \sum_{j=1}^N W_{ji} * X_j$$

- **Однотактная операция:**
($i=1, \dots, M$)

- **Многотактная операция**
(одна команда):

$$[S] = [Y] + [W] * [X]$$



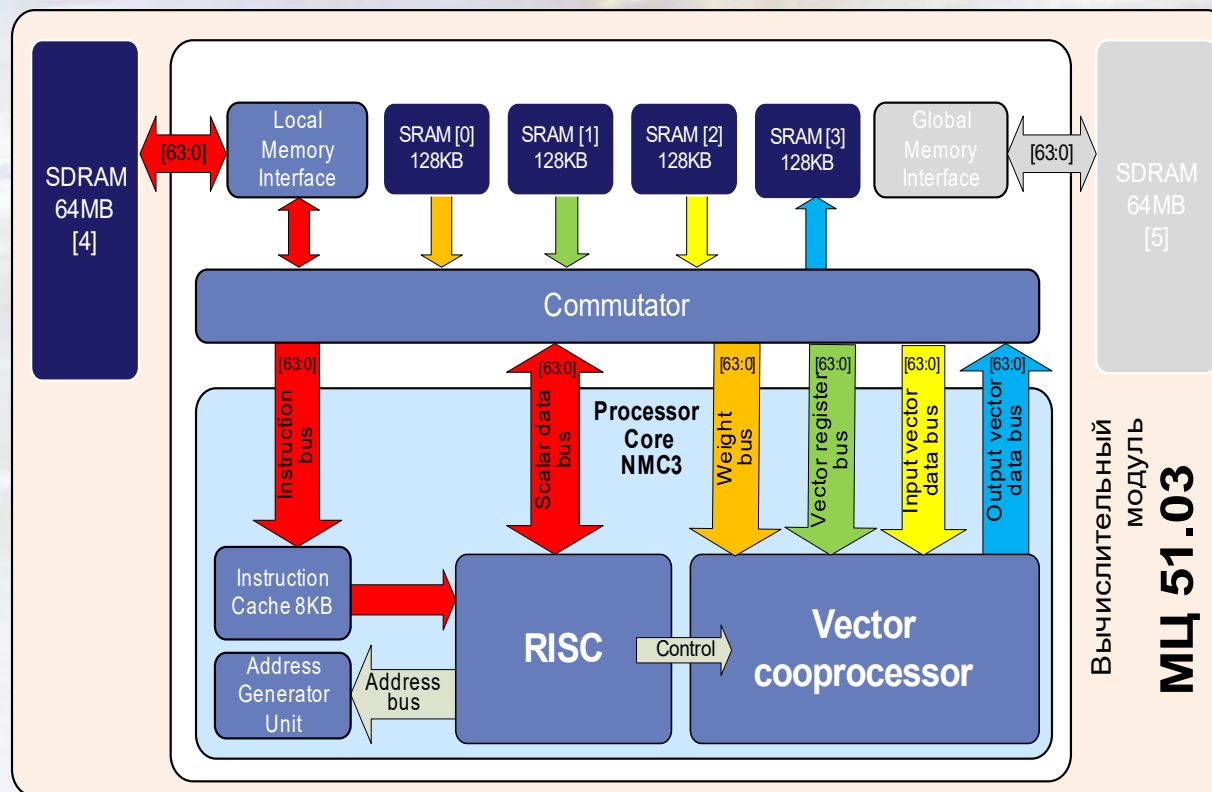
5-потоков. Умножение матриц на векторном сопроцессоре



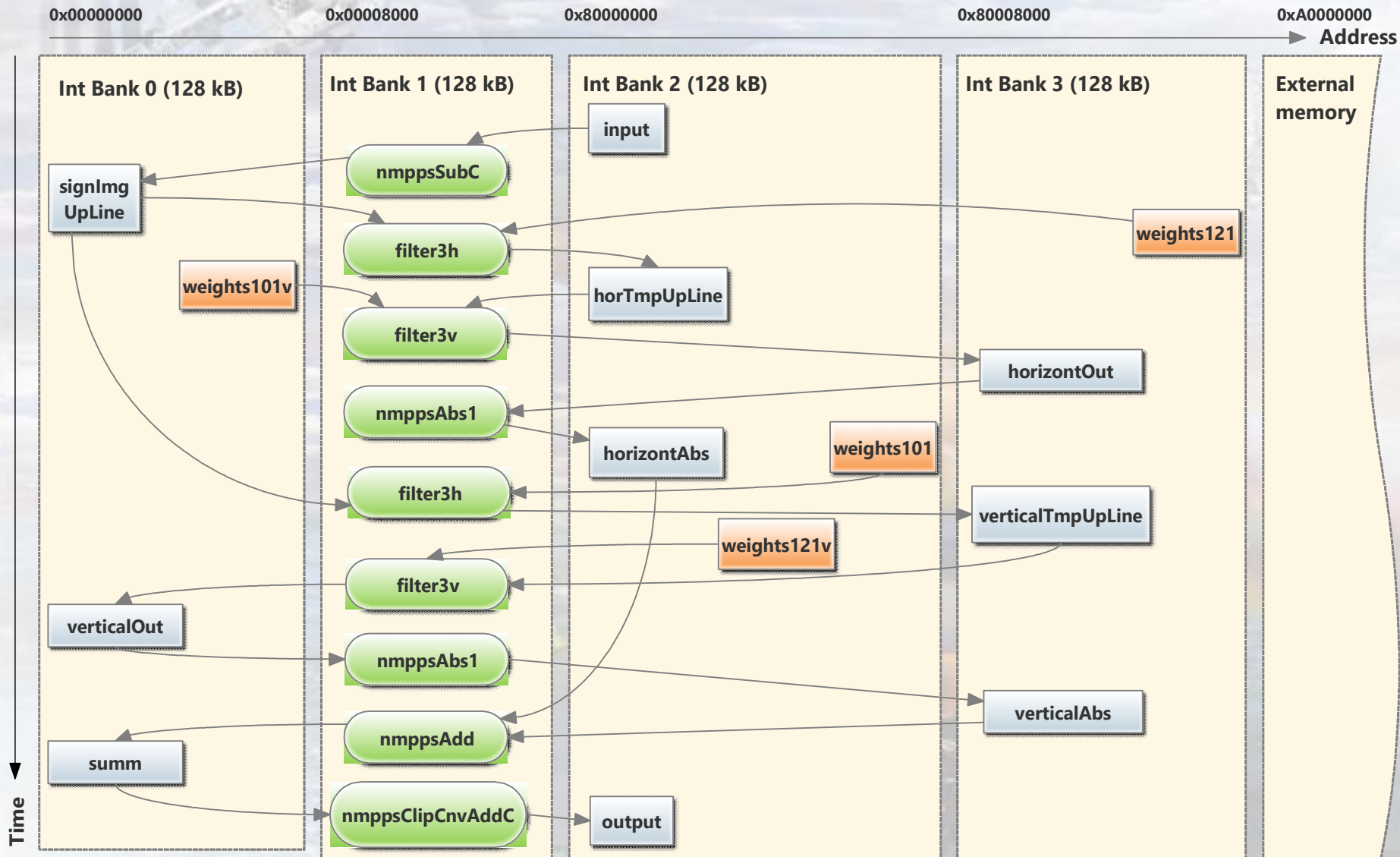
5-ПОТОЧНЫЕ КОМАНДЫ

```
for (int i=0; i<32; i++)  
  for (int j=0; j<32; j++)  
    z[i]+=w[i][j]*y[j]+x[j];
```

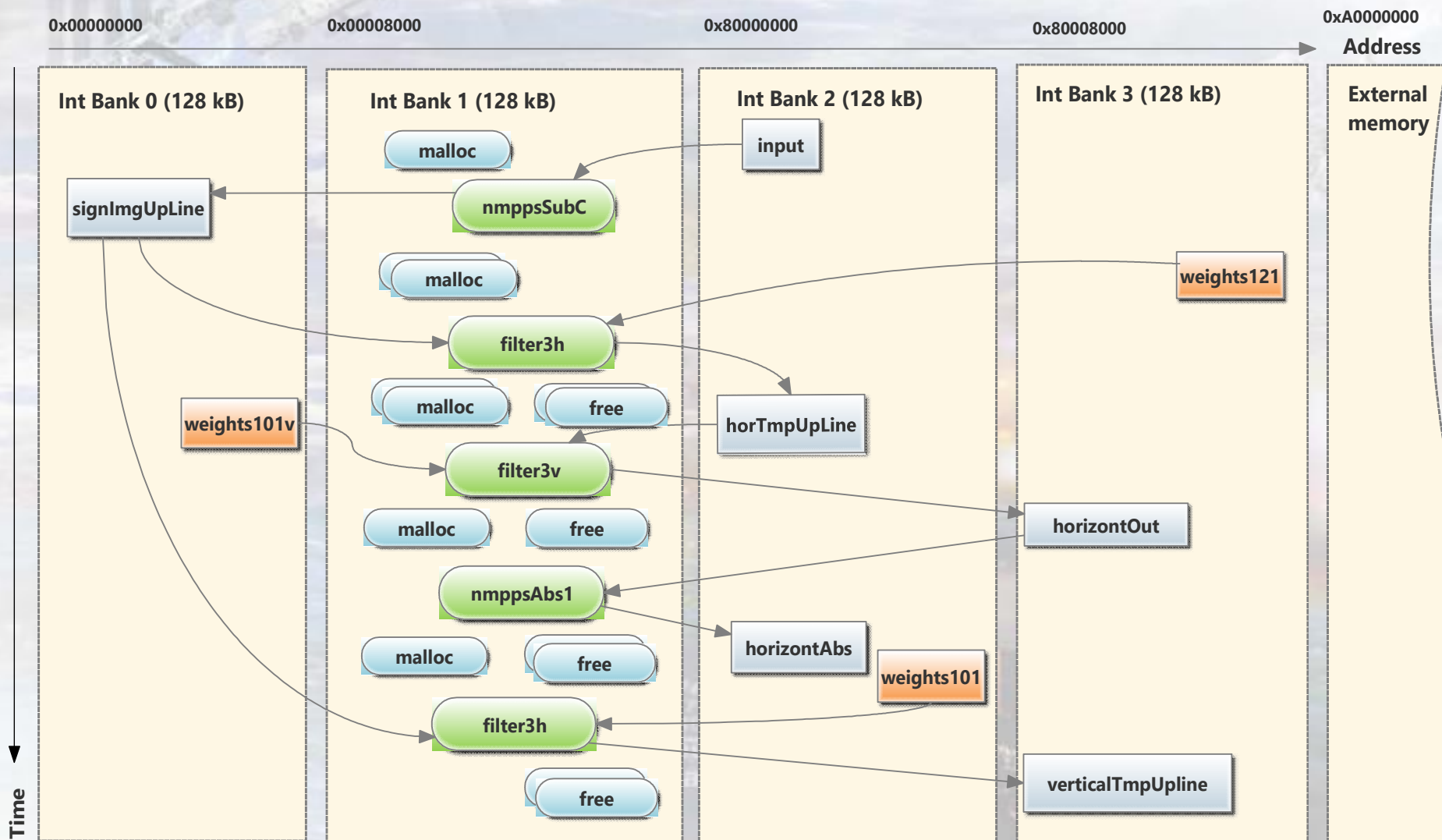
```
gr7=32;  
<Loop>  
  rep 32 ram=[ar0++];  
  rep 32 wfifo=[ar4++] ,ftw,wtw;  
  rep 32 data=[ar1++] with ram+data;  
  rep 32 [ar6++]=afifo;  
  gr7--;  
  if <>0 goto Loop;
```



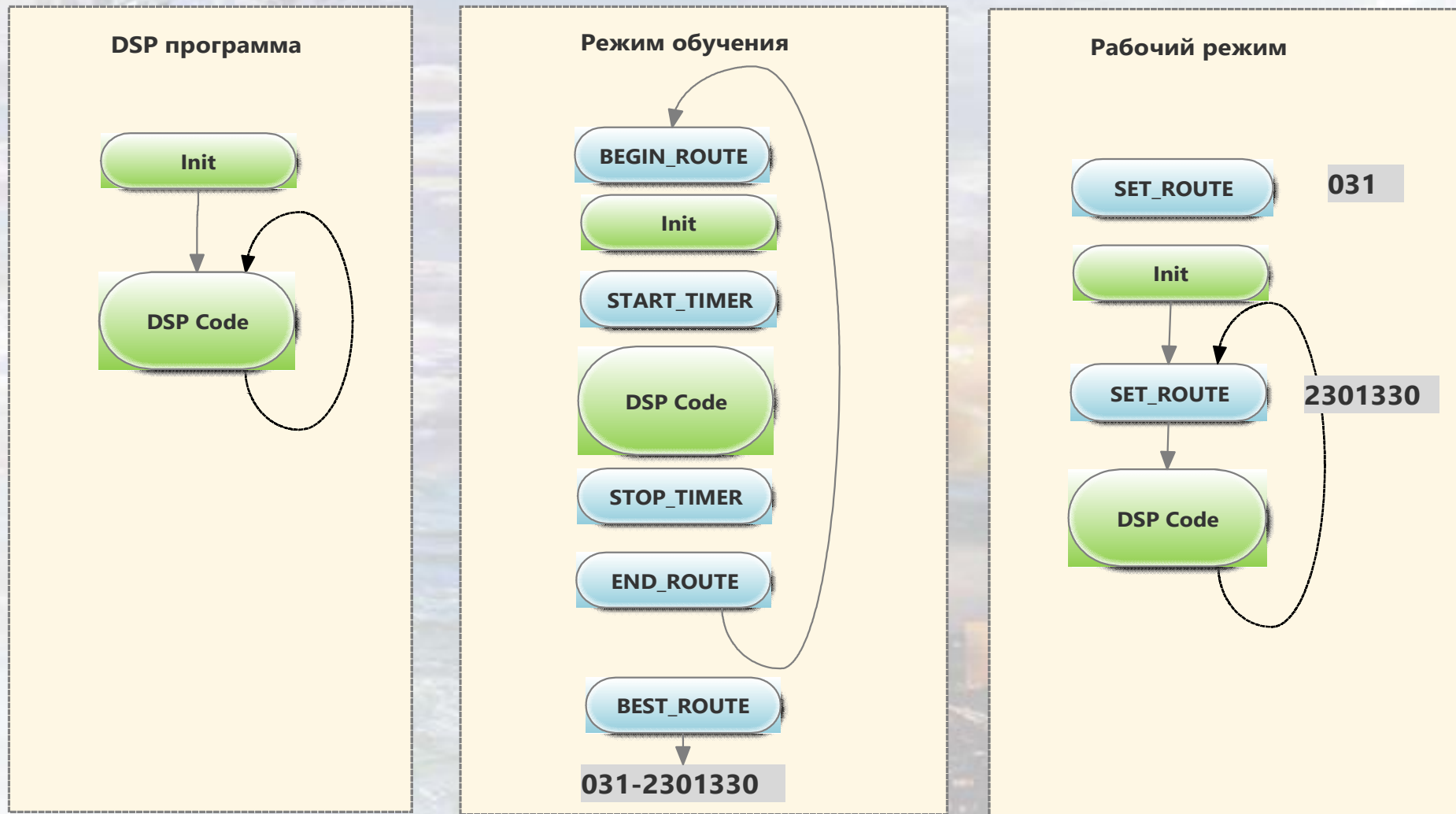
Статическое распределение памяти в фильтре Собеля



Динамическое распределение памяти в фильтре Собеля



Гибридный метод аллокации



Контактная информация

- ❖ Internet: www.MODULE.ru
- ❖ E-mail: rusales@module.ru
- ❖ тел: 495 152-9698
- ❖ факс: 495 152-4661
- ❖ Адрес: 4-я ул. 8-го марта д.3
п/я: 166, Москва,
125190, Россия