

РАЗРАБОТКА DSP ПОДСИСТЕМЫ ДЛЯ СБИС ЦИФРОВОЙ ОБРАБОТКИ ТЕЛЕВИЗИОННЫХ СИГНАЛОВ.

Дергачев П.Н., Филимонова И.П., Шевченко П.А.

Закрытое акционерное общество Научно-технический центр «Модуль» (ЗАО НТЦ «Модуль»)

Цифровая обработка телевизионных сигналов является ключевой задачей для цифровых телевизионных приемников. Для решения подобных задач требуются как устройства, реализующие основные функции на аппаратном уровне, так и программируемые микропроцессорные ядра ЦОС (ядра DSP). В данном докладе представлены основные подходы к разработке подсистемы цифровой обработки сигналов для СБИС цифровой обработки телевизионных сигналов (СБИС ЦОТС).

СБИС ЦОТС предназначена для приема, декодирования и обработки цифровых телевизионных сигналов. Она является продолжением линейки СБИС для цифрового телевидения разработки НТЦ «Модуль», начатой разработкой СБИС декодера цифрового телевизионного сигнала (СБИС ДЦТС) K1879XB1Я.

Одной из основных составляющих СБИС является подсистема для цифровой обработки сигналов на основе ядра цифрового процессора сигналов архитектуры NeuroMatrix третьего поколения.

В СБИС ДЦТС уже было применено подобное ядро. Оно используется для выполнения задач декодирования аудио и постобработки и масштабирования видеоизображений.

Структура DSP подсистемы СБИС K1879XB1Я представлена на рисунке 1.

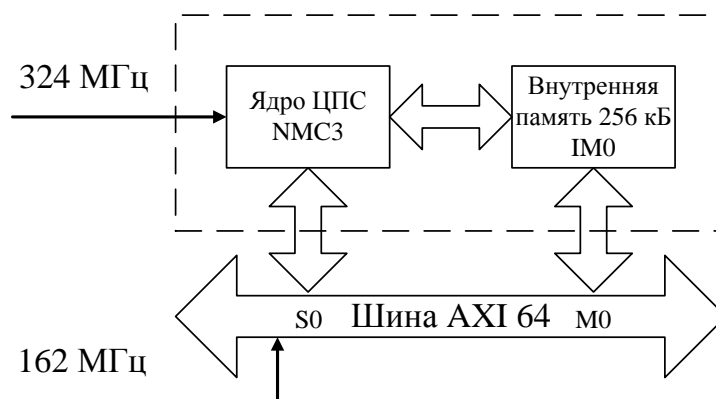


Рисунок 1 – Структура DSP подсистемы СБИС K1879XB1Я

Основным преимуществом данного микропроцессорного DSP ядра является поддержка векторно-матричных вычислений над данными произвольной разрядности операндов. Использование этого вычислителя позволяет добиться высокой эффективности решения задач, требующей выполнения массивных вычислений, таких как преобразование Фурье, дискретное косинусное преобразование, цифровая фильтрация.

К недостаткам ядра можно отнести снижение эффективности вычислений при работе с одиночными малоразрядными данными и сложность программирования вычислителя, требующей высокой квалификации разработчиков. Для снижения влияния первого недостатка применяется связка из двух вычислителей: DSP ядра и универсального процессорного ядра. Задачи обработки одиночных данных переносятся на универсальное микропроцессорное ядро, повышая общую эффективность системы. Второй недостаток устраняется путем использования большого количества предварительно разработанных библиотек функций. В этом случае требования к высокой квалификации программистов и опыту работы с ядрами архитектуры NMC смещаются на разработчиков библиотечных функций, существенно облегчая решение задач для разработчиков конечных продуктов.

В процессе использования СБИС K1879XB1Я, реализации задач на DSP ядре были оценены его характеристики [4,5] и сформулированы пути дальнейшего повышения производительности аппаратуры. Для оценки характеристик использовались задачи: декодирования аудио сигнала по спецификациям A52b (Dolby Digital) и MPEG Layer II, масштабирования видеоизображения из SD в HD формат, преобразования Фурье.

Основной недостаток предыдущей версии подсистемы – существенное различие во времени доступа к внутренней памяти ядра и внешней системной памяти. Задачи реализуются чрезвычайно эффективно, если исполняемый код хранится во внутренней памяти и данные времени исполнения располагаются там же. Однако, как только выполнение задачи распространяется на внешнюю память, производительность

вычислений заметно снижается. Кроме того, наличие большой внутренней памяти является непожелательной роскошью, так существенно увеличивает площадь кристалла и, таким образом, повышает стоимость СБИС.

Для решения поставленных задач в новой версии СБИС структура DSP подсистемы была значительно переработана. Структура представлена на рисунке 2.

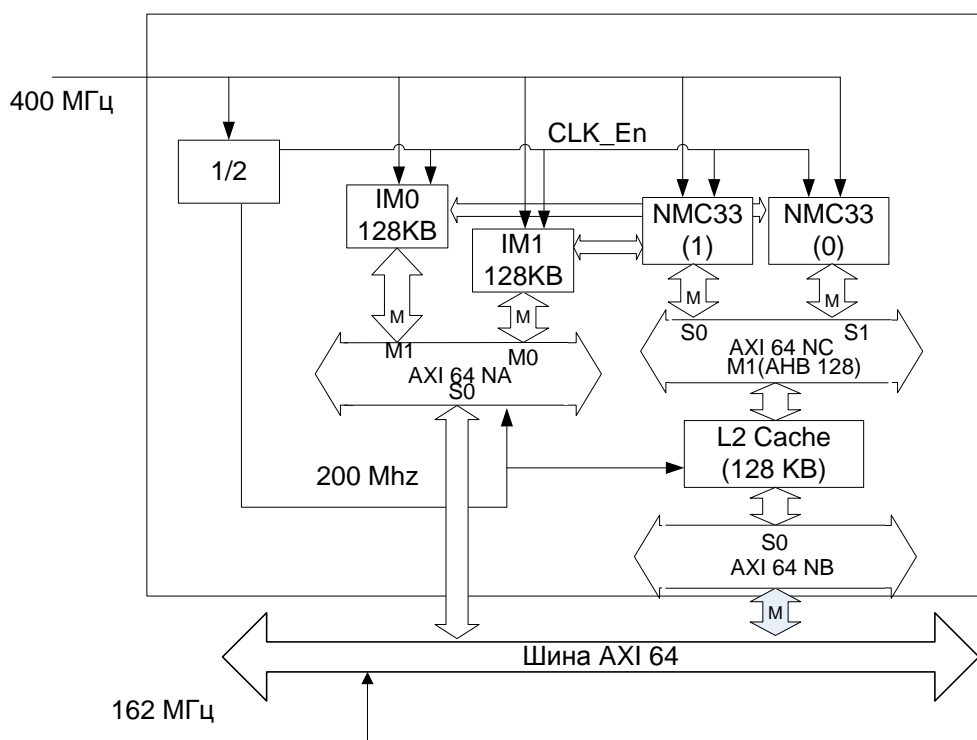


Рисунок 2 – Структура DSP подсистемы СБИС ЦОТС

Новая версия DSP подсистемы включает в себя блоки системной шины спецификации AMBA, обеспечивающие подключение от одного до четырех ядер NeuroMatrix Core (NMC3). Также, к системной шине подключается общая для всех ядер кэш-память второго уровня, снижающая среднее время доступа к внешней памяти и обеспечивающая синхронизацию между ядрами. Каждое ядро оснащено 4 банками внутренней памяти конфигурируемого объема с однократным доступом.

В конфигурации DSP подсистемы, используемой в СБИС ЦОТС, объем внутренней памяти существенно уменьшен по сравнению с предыдущей версией, обеспечив сокращение площади кристалла. Часть оставшейся внутренней памяти преобразована в кэш-память второго уровня.

Для дальнейшего повышения общей производительности системы используется двухъядерная система. Следует отметить, что даже в двухъядерном варианте площадь кристалла меньше, чем в предыдущей версии СБИС.

Одним из ключевых решений является сохранение преимуществ DSP ядра. В обеих реализациях используется идентичное ядро. Таким образом, обеспечивается переносимость ПО между различными версиями СБИС. Весь выигрыш в производительности системы достигается за счет применения архитектурных решений на уровне DSP подсистемы, в том числе блоков, оптимизирующих доступ к памяти.

Характеристики DSP подсистем СБИС К1879ХБ1Я и СБИС ЦОТС представлены в таблице.

Характеристика	СБИС К1879ХБ1Я	СБИС ЦОТС
Число DSP ядер	1	от 1 до 4
Версия DSP ядра	NMC3	NMC3
Рабочая частота	324 МГц	400 МГц
Число банков внутренней памяти	4	4 на каждое ядро
Общий объем внутренней памяти	512 кБайт	256 кБайт
Объем кэш-2-го уровня	нет	128 кБайт
Время доступа к внутренней памяти	1 процессорный такт	1 процессорный такт

Среднее время выполнения задачи преобразования Фурье для 1024 точек	68200 тактов / 205 мкс	19500 тактов / 49 мкс
Среднее время доступа к внешней динамической памяти	14 процессорных тактов *	5 процессорных тактов *

* - Оценка приводится для решения задачи преобразования Фурье для 1024 точек.

Организация взаимодействия между ядрами ЦПУ ARM1176 и DSP на аппаратном уровне обеспечивается путем генерации взаимных прерываний от ядра к ядру. Также, возможна организация взаимодействия ядер путем обмена данными через общую память, которой является все адресное пространство СБИС. Обмен данными между отдельными DSP ядрами может осуществляться через память и через кэш второго уровня.

Для обеспечения обменной данными между ядрами на программном уровне создана специализированная библиотека обмена. Она обеспечивает загрузку и инициализация DSP ядер, запуск и останов DSP задач, загрузку кода и данных во внутреннюю память DSP.

Следует отметить, что круг задач, которые способна выполнять DSP подсистема гораздо шире, чем только решения для обработки телевизионных сигналов. Ядро DSP хорошо подходит для решения задач обработки и распознавания изображений.

Для дополнительных применений DSP ядра в НТЦ «Модуль» был разработан универсальный микрокомпьютер на основе СБИС K1879XB1Я, который может быть использован для решения широкого круга задач цифровой обработки сигналов.

Литература

- [1] О. Аксенов, Ю. Борисов, К разрядности вычислителя БПФ при его реализации на процессоре L1879BM1 (NM6403) журнал "Цифровая обработка сигналов", No2, 2004, с.41-44
- [2] Черников В.М., Панфилов А.П., Шевченко П.А., Миронов Н.Ю., Фомин Д.В., «Новейшая элементная база ЗАО НТЦ «Модуль» для цифровой обработки сигналов и систем управления», IX отраслевая научно-техническая конференция "Технологическая модернизация - основа повышения конкурентоспособности радиоэлектронной промышленности", Томск 2010: Сборник трудов - 2010
- [3] Шевченко П.А. СБИС декодера цифрового телевизионного сигнала. Технология разработки // «Проблемы разработки перспективных микро- и наноэлектронных систем – 2010 (МЭС-2010)» Сборник трудов под общ. ред. академика РАН А.Л. Стемповского. – М.: ИППМ РАН, 2010. – С. 320-325
- [4] Шевченко П.А. Отечественная СБИС декодера цифрового телевизионного сигнала K1879XB1Я. // Доклады 13-й Международной конференции «Цифровая обработка сигналов и ее применение». Т. 1. – М. – 2011 – С. 259-261
- [5] Шевченко П.А., Мушкаев С.В. Реализация аудио декодера на СБИС декодера цифрового телевизионного сигнала K1879XB1Я. // Доклады 13-й Международной конференции «Цифровая обработка сигналов и ее применение». Т. 1. – М. – 2011 – С. 210-212
- [6] Нейропроцессор, устройство для вычисления функции насыщения, вычислительное устройство и сумматор. Пат. 2131145 РФ, , МКИ G06T 1/40, G06F 7/38, 7/50, 17/16, Бюл. №15 (Пч.), 27.05.99