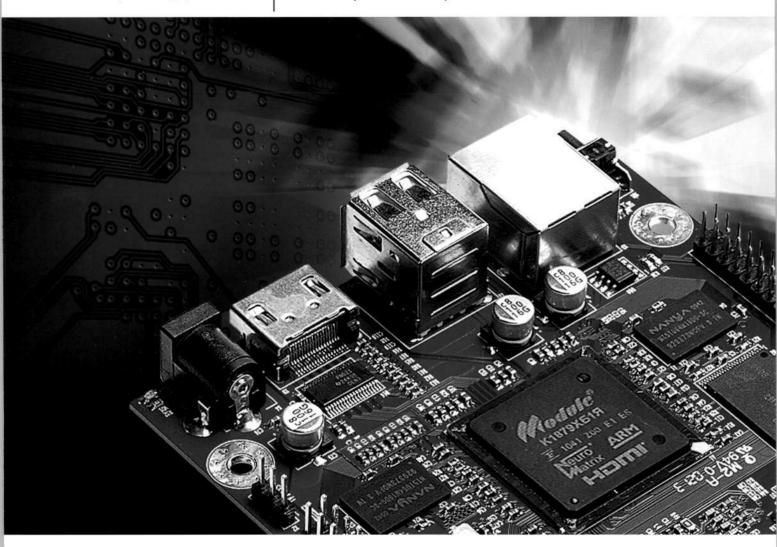
ЗАО НТЦ "МОДУЛЬ"

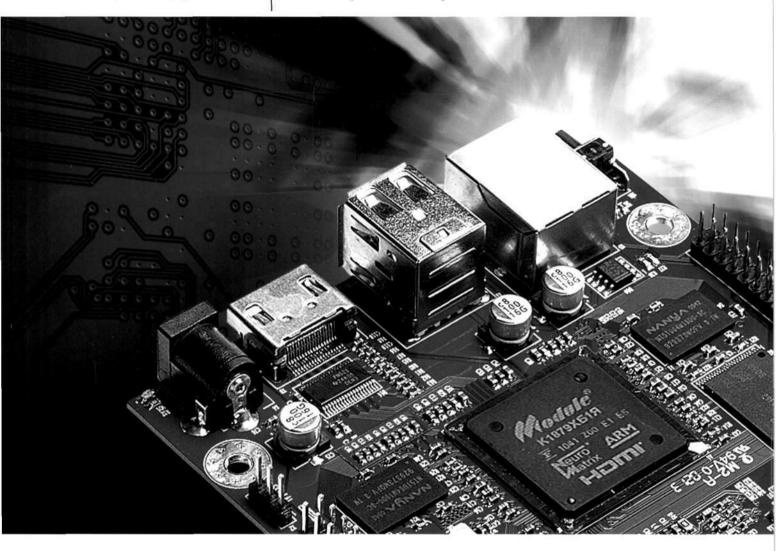
микроэлектроника





ЗАО НТЦ "МОДУЛЬ"

микроэлектроника





микроэлектроника

- Линейка ядер NeuroMatrix®
 - Ядро процессора ЦОС NeuroMatrix® Core 3
- СФ-блоки
- 1879BM5Я (NM 6406)
 - Инструментальный модуль МС 51.03
- Цифровой унифицированный программный приемник СБИС 1879ВЯ1Я
 - Инструментальные модули: 76.01, 69.02, 69.03, 69.04, 69.05

Декодер цифрового телевизионного сигнала СБИС К1879ХБ1Я

- Микрокомпьютер МВ 77.07
- Цифровая телевизионная приставка DVB-T/T2
- Универсальный модуль (FTA / CA) ЦТП

Линейка ядер NeuroMatrix®

Отечественные процессоры семейства NeuroMatrix® ориентированы на матрично-векторную обработку большого потока данных с программируемой разрядностью (от 2 до 32 бит) в реальном масштабе времени. Характерными областями применения этих процессоров является обработка изображений, MPEG-кодирование и декодирование, цифровая фильтрация, преобразование Фурье и Адамара; высокопроизводительная коммутация сигналов. ЗАО НТЦ «Модуль» серийно выпускает процессоры векторно-матричной архитектуры NeuroMatrix®. Процессорные ядра NMC и NMC3 используются для построения СБИС класса «Система-на-Кристалле».

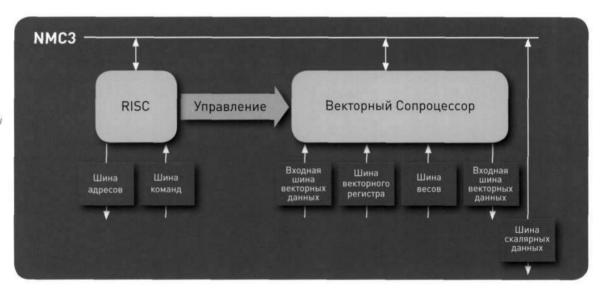
В разработке находится процессорное ядро с плавающей точкой - NMC4. Частота процессора с ядром NMC4 будет составлять 500 МГц.

Характеристики	NMC1 (NM6403)	NMC3 (NM6405)	NMC3 [NM6406]	NMC4 (N (в разра	
Технология КМОП, нм	500	250	90	65	40
Интеграция, экв. вентилей	90 000	250 000	250 000	250 000 4 000 000	
Напряжение питания, В	3,3	2,5	1,2	1,	0
Потребляемая мощность, мВт	700	800	450	750	500
Тактовая частота, МГц	40	150	320	500	750
Пиковая производительность, MMAC/s / [GFLOPS]	8 960 / n/a	33 600 / n/a	71 680 / n/a	112 000/	168 000/ (24)
Пиковая производительность (8-битовые данные), MOPS/s	960	3 600	7 680	12 000	18 000
Пропускная способность интерфейса, MB/s	640	6 000	12 800	20 000	30 000

Ядро процессора ЦОС NeuroMatrix® Core 3

NeuroMatrix® Core 3 (далее по тексту - NMC3) — ядро высокопроизводительного процессора цифровой обработки сигналов с векторно-конвейерной VLIW/SIMD архитектурой, которое является дальнейшим развитием семейства NeuroMatrix® отечественных процессорных ядер [NMC и NMC2].

На базе ядер этого семейства в ЗАО НТЦ «Модуль» были спроектированы и изготовлены микросхемы интегральные: Л1879ВМ1 (NM6404) — на базе NMC2 и 1879ВМ5Я (NM6406) — на базе NMC3.



Общие характеристики ядра NMC3

- Синтезируемая RTL-модель процессорного ядра на языке Verilog;
- Тактовая частота 150 МГц (технология изготовления 0,25 мкм КМОП) 320 МГц (технология изготовления 90 нм КМОП);
- 225.000 экв. вентилей:
- Ускоренная загрузка матрицы весовых коэффициентов в векторный операционный узел в темпе один вектор за один процессорный такт;
- Одновременное выполнение до шести операций ввода/вывода за один процессорный такт;
- Аппаратная вершина системного стека ускоряет процесс возврата из подпрограммы (процедуры обработки прерывания);
- Ядро ориентировано на выполнение многотактовых векторных операций;
- Конвейер переменной длины для эффективной работы с памятью как внутренней, так и внешней.

Рекомендуемые области применения

- гидро- и радиолокация;
- обработка ИК- и видеоизображений;
- навигационные приемники;
- СDMA и TDMA базовые станции;
- векторно-матричные вычислители.

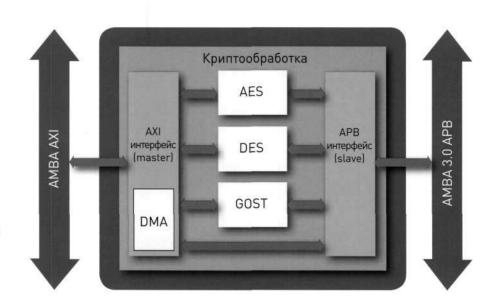
Процессорное ядро NMC3 ориентировано на предварительную и первичную обработку малоразрядных данных. Данное ядро NMC3 может поставляться по договоренности с заказчиком в виде hard СФ-блока или в виде RTL кода на языке Verilog в комплекте с функциональными тестами и набором документации.

Для ядра поставляются кросс средства разработки и отладки программ SDK30, включая компилятор языка программирования С++, ассемблер, редактор связей, дизассемблер, отладчик. Разработана инструментальная однопроцессорная плата с PCI интерфейсом для разработки программ на процессоре NM6406 [1879BM5Я], спроектированном на базе ядра NMC3.

СФ-блок криптообработки CRYPTO

СФ-блок криптообработки СRYPTO – аппаратная реализация алгоритмов шифрования AES, DES и ГОСТ 28147-89 в различных режимах работы. Использование специализированного блока крипотообработки позволяет существенно сократить вычислительную нагрузку на центральный процессор и увеличить скорость шифрования/дешифрования.

СФ-блок СРУРТО может одновременно выполнять операции с большими объемами данных и с отдельными словами. СФ-блок СРУРТО рассчитан на применение в составе СНК высокой степени интеграции с системной шиной АМВА АХІ и АМВА АРВ 3.0 и может использоваться в устройствах, в которых необходима защита данных.



Основные характеристики:

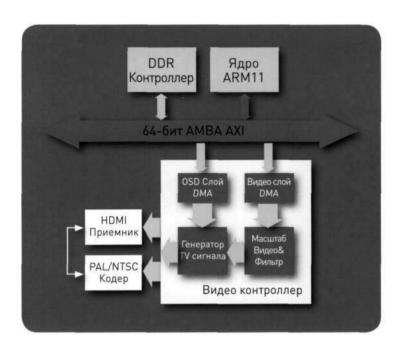
- Поддерживаемые алгоритмы шифрования:
 - DES
 - 3DES
 - AES-128
 - AES-192
 - AES-256
 - FOCT 28147-89 (GOST)
- Режимы шифрования для алгоритмов DES, 3DES, AES (128, 192, 256):
 - ECB:
 - СВС (обработки неполных слов как в спецификации CI+);
 - CBC DVS 042 (в частном случае ATSC);
 - OFB.
- Режимы шифрования для ГОСТ 28147-89:
 - Простая замена;
 - Гаммирование;
 - Гаммирование с обратной связью;
 - Выработка имитовставки.
- Три независимо работающих криптоядра DES/3DES, AES, GOST.
- Одновременная обработка больших объемов данных (AXI-master интерфейс потоковый режим) и отдельных слов (APB slave интерфейс пословный режим).
- Возможность одновременной обработки до 4 потоков данных (1 в потоковом режиме и 3 в пословном).
- Аппаратная поддержка шифрования данных для спецификации DVB CI+ и вещания по стандарту ATSC TV.
- Наличие блока DMA для интерфейса AXI-master.

Интерфейсы:

- AMBA APB slave 32 бита:
- AMBA AXI master 32 бита.

- Исходный Verilog код
- Verilog test bench и Verification environment
- Драйвера для ОС Linux
- Скрипты примеров синтеза
- Документация

СФ-блок видеоконтроллера для телевидения высокой четкости



Основные характеристики:

- Видеоконтроллер для цифрового телевидения и других видео приложений
- Масштабирование и фильтрация видео
- Прозрачный OSD слой
- YCbCr преобразование
- Поддержка разрешения FullHD
- Драйверы Linux framebuffer и video4linux2

Технические характеристики:

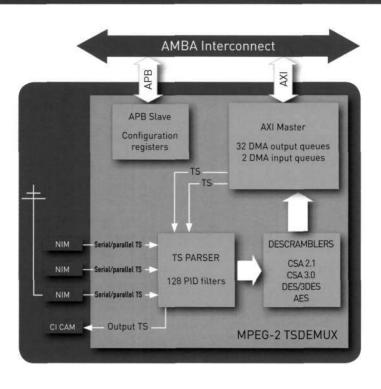
- Масштабирование видео:
 - Масштабирование из SD в HD и обратно
 - Корректирование соотношения сторон
 - Фильтрация изображения
 - Трансформация 16:9 <-> 3:4
- Видео слой:
 - Входное разрешение от QCIF до 1080і
 - Форматы входных данных YCbCr 4:2:0 или 4:2:2
 - Чересстрочный или прогрессивный источник
 - Макроблочный и линейный форматы представления видеоинформации
- Поддержка кадрирования и позиционирования видео.
- Прозрачный OSD слой для отображения полупрозрачного цветного меню:
 - Попиксельное и общее управление прозрачностью
 - Поддержка до 4х независимых графических областей
 - Форматы 16-бит RGBA (4:4:4:4, 5:5:5:1) и RGB (5:6:5)
- Выходы:
 - SD: NTSC (480i, 480p), PAL (576i, 576p)
 - HD: 720p, 1080i, 1080p

Интерфейсы:

- Шина АМВА АХІ
- Интерфейс видео ITU-R BT-656/CEA 861-B
- 16-bit YCrCb 4:2:2 интерфейс с дополнительными строками синхронизации
- Драйверы Linux framebufer и video4linux2

- Исходный Verilog код
- Verilog test bench и Verification environment
- Драйверы для ОС Linux
- Скрипты примеров синтеза
- Документация

СФ-блок демультиплексора MPEG-2 транспортного потока



Основные характеристики:

- Прием, декодирование и демультиплексирование транспортного потока для цифрового эфирногоили IP телевидения
- Одновременный прием и декодирование трех внешних MPEG-2 транспортных потоков и двух потоков из внутренней памяти
- Поддержка алгоритмов CSA2.1, CSA3.0, DES/3DES и AES для дескремблирования потоков на уровне TS и PES
- Аппаратная PID фильтрация 128 PID фильтров
- 32 независимые очереди DMA для записи потоков в системную память
- Драйвер, совместимый с Linux DVB

Технические характеристики:

- Полная поддержка стандарта ISO/IEC 13818-1 MPEG-2
- Одновременный прием и обработка пяти транспортных потоков:
 - Три внешних потока с тюнеров (последовательных либо параллельных)
 - Два потока из внутренней памяти (двухканальный DMA контроллер для чтения транспортного потока из памяти) для поддержки IP телевидения
- Быстрая аппаратная PID фильтрация:
 - 128 независимых аппаратных PID фильтров
 - 32 независимых канала DMA для записи прошедших фильтрацию данных в системную память
- Возможность записи полного и частичного транспортного потока
- Выходной интерфейс транспортного потока
- Интерфейсы AMBA 3 AXI Master и APB Slave для интеграции в систему
- Дескремблирование транспортного потока на TS и PES уровнях по следующим алгоритмам:
 - CSA 2.1
 - CSA 3.0
 - DES/3DES
 - AES

Размер:

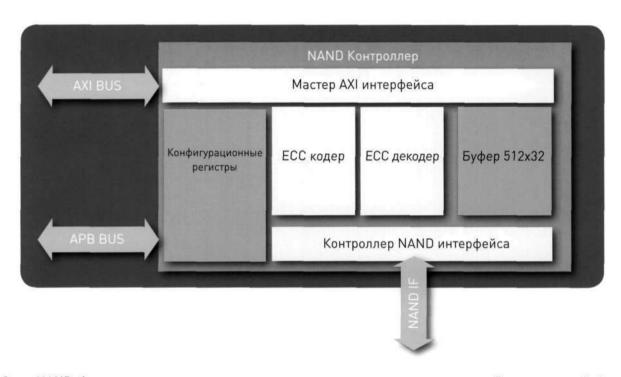
- От 80 до 380 тысяч вентилей (в зависимости от набора алгоритмов дескремблирования)
- 24 Кбит внутренней памяти

Интерфейсы:

- AMBA 3 AXI Master, APB Slave
- 3 входных интерфейса транспортного потока (возможна работа в последовательном и параллельном режимах)
- Выходной параллельный интерфейс транспортного потока
- Драйвер, совместимый с Linux DVB

- Исходный код RTL
- Тестовое окружение, Verilog
- Набор ограничений для синтеза в формате SDC
- Драйвер для OC Linux
- Документация

СФ-блок контроллера NAND флэш памяти



СФ-блок NAND флэш контроллер используется в качестве моста между внешней микросхемой флэш памяти и системой. Блок обеспечивает широкую поддержку микросхем флэш памяти благодаря аппаратным алгоритмам коррекции ошибок и программируемым размерам страницы и блока. Полная поддержка асинхронного режима ONFI 2.3. Встроенный ПДП контроллер уменьшает нагрузку на ЦП.

Основные характеристики:

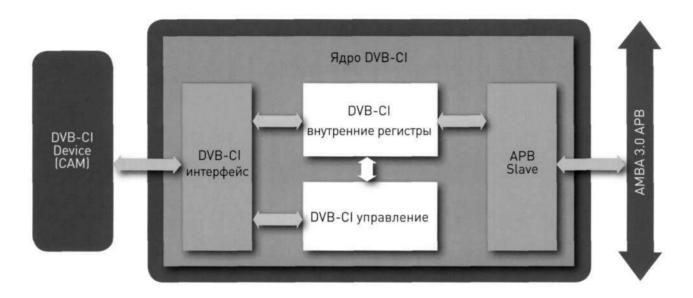
- Настраиваемые значения задержек
- Поддержка набора команд ONFI 2.3
- Поддержка до 5 байт адреса
- Внутренний буфер на 2 КВ
- 8 бит шина данных
- Аппаратная коррекция ошибок 2 алгоритма 4 ошибки на 512 байт и 24 ошибки на 1024 байт
- Поддержка работы по прерыванию
- Аппаратная защита от записи
- Поддержка MLC и SLC флэш памяти
- Конфигурируемый размер блока
- Конфигурируемый размер страницы
- APB 3.0 интерфейс для программирования
- AXI 3.0 системный интерфейс
- ПДП с настройкой порядка байт
- Площадь 80000 вентилей

Интерфейсы:

- Стандартные интерфейсы AXI и APB для ускорения интеграции СФ-блока системы
- Внешний ПДП контроллер

- Исходный Verilog код
- Verilog testbench и Verification environment
- Драйверы для ОС Linux
- Набор ограничений для синтеза и временного анализа в формате SDC
- Документация

СФ-блок контроллера интерфейса DVB-CI



Интерфейс DVB-CI (DVB Common Interface) является модификацией интерфейса PCMCIA и служит для управления внешним модулем условного доступа (CAM модулем) для цифрового телевидения стандарта DVB.

СФ-блок интерфейса DVB-CI реализует интерфейс DVB-CI и предоставляет возможность интегрировать поддержку данного интерфейса в состав системы на кристалле (СнК). Использование специализированного контроллера DVB-CI позволяет отказаться от полноценного контроллера шины PCMCIA, сохранив при этом совместимость со стандартным САМ модулем любого производителя.

Основные характеристики:

- Управление внешним модулем условного доступа цифрового телевидения стандарта DVB
- Поддержка протокола DVB-CI Host в соответствии со стандартом EN 50221 и его расширением TS 101 699
- Гибкая настройка временных параметров шины DVB-CI (как модификации шины PCMCIA, в соответствии со стандартом PC Card Standard, V.2 Electrical Specification)
- Поддержка различных режимов доступа к САМ модулю

Интерфейсы:

- DVB-CI Host
- 32-bit AMBA APB Slave
- Linux драйверы

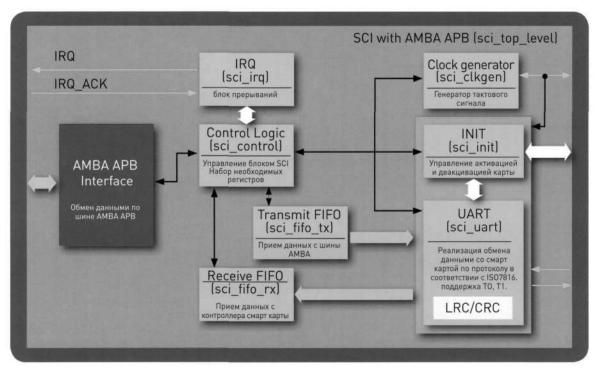
Комплектация:

- Исходный Verilog код
- Verilog test bench и Verification environment
- Драйверы для ОС Linux
- Скрипты примеров синтеза
- Документация

СФ-блок интерфейса DVB-CI рассчитан на применение в составе СНК высокой степени интеграции с системной шиной АМВА АРВ 3.0 и может использоваться в телевизионных приставках, цифровых телевизорах и других устройствах, в которых необходима поддержка систем условного доступа, реализованных на внешних САМ модулях.

Интерфейс шины АМВА АРВ

СФ-блок интерфейса смарт-карты



Основные технические характеристики:

- Соответствие стандартам ISO 7816-3 и ISO 7816-4.
- Поддержка протоколов ТО и Т1 при обмене данными со смарт-картой.
- Аппаратное вычисление контрольной суммы LRC и CRC для протокола T1.
- Аппаратная поддержка обработки событий взаимодействия контроллера и смарт-карты :
 - Установка смарт-карты в разъем
 - Активация контактов смарт-карты;
 - Выполнение «холодного» и «горячего» сбросов смарт-карты;
 - Отработка ответной реакции смарт-карты (ART-последовательности);
 - Извлечение смарт-карты из разъема и деактивация ее разъемов;
- Встроенный генератор тактовых частот для смарт-карт.

Интерфейсы

- AMBA APB 3.0
- Интерфейс со смарт-картой в соответствие стандартам ISO 7816-3 и ISO 7816-4.

Размер

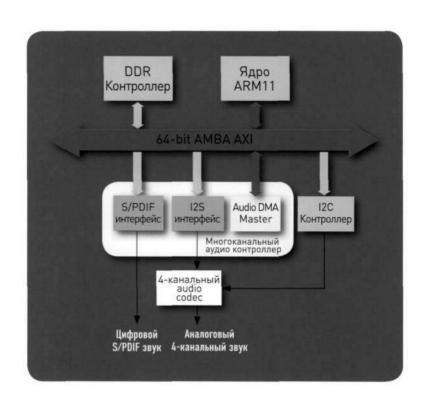
• 8 тысяч вентилей

- Исходный Verilog код
- Верификационное окружение
- Драйверы для ОС Linux
- Пример файла временных ограничений для синтеза
- Документация

СФ-блок многоканального аудиоконтроллера

Основные характеристики:

- Контроллер многоканального звука для применения в потребительской электронике
- Поддержка S/PDIF и 4-канального I2S интерфейса
- Управление контроллером осуществляется по интерфейсам AMBA AXI Slave, APB Slave.
- Загрузка звуковых данных из внешней памяти в контроллер осуществляется встроенным DMA по AMBA AXI Master интерфейсу.
- Драйверы ALSA & OSS



Основные технические характеристики:

- S/PDIF (IEC 60958-3):
 - Многоканальное сжатое аудио: AC-3, DTS, MPEG-2 AAC, MPEG-4 AAC
 - Mono & stereo PCM аудио: частота 24кГц-192кГц
 - 16, 20, 24, бит сэмплы
 - Поддержка обоих big- и little-endian форматов
- 125:
 - До 4х стерео каналов
 - 16 и 24 бит РСМ входные буферы
 - Выходная частота до 44кГц

Опции

- Система может быть настроена на использование буферов внутренней или внешней памяти для звука.
- S/PDIF и I2S используются независимо

Интерфейсы

- 4-канальный I2S интерфейс
- цифровой S/PDIF интерфейс
- AMBA AXI Master
- APB Slave для конфигурации
- Драйверы ALSA&OSS

- Исходный Verilog код
- Verilog test bench и Verification environment
- Драйверы для ОС Linux
- Скрипты примеров синтеза
- Документация

1879ВМ5Я (NM 6406)



1879ВМ5Я - высокопроизводительный процессор цифровой обработки сигналов с векторно-конвейерной VLIW/SIMD архитектурой на базе запатентованного 64-разрядного процессорного ядра NeuroMatrix®.

Состав микросхемы:

- 32/64-разрядный RISC-процессор;
- 64-разрядный векторный сопроцессор (VECTOR COPROCESSOR):
- Четыре двухпортовых банка внутренней памяти объемом 16Кх64 бит каждый (SRAM);
- Кэш-память команд объемом 1Кх64 бит (ICACHE);
- Блок адресных генераторов (AGU);
- Два интерфейса с 64-разрядными внешними шинами (LMI и GMI), работающими с частотой до 130 МГц;
- Два байтовых коммуникационных порта (СРО и СР1) с пропускной способностью до 160 Мбайт/с каждый;
- Восемь битовых портов ввода/вывода общего назначения (GPIO);
- JTAG порт для отладки и тестирования;
- Два независимых DMA-контроллера:
- Контроллер внутренних и внешних прерываний (INTERRUPT);
- Два универсальных 32-разрядных таймера (TIMER0 и TIMER1)

Общие характеристики:

- технология изготовления 90нм КМОП;
- корпус 416 PBGA;
- тактовая частота не более 320 МГц;
- номинальное напряжение питания -1,2 В (ядро) 3,3 В (буфера ввода/вывода);
- потребляемая мощность не более 1,2 Вт;
- условия эксплуатации: -60°С ... +85°С.

RISC процессор:

- разрядность данных 32 бита;
- разрядность команд 32 и 64 бита;
- размер адресного пространства 4Гх32 бит;
- выполнение трех скалярных операций за такт (АЛУ-операция, модификация адреса и операция ввода/вывода);
- производительность 320 MIPS или 960 MOPS для 32-разрядных данных.

1879ВМ5Я (NM 6406)

Векторный сопроцессор:

- разрядность данных программно задается от 2 до 64 бит (все данные упакованы в 64-разрядные слова);
- базовая операция умножение матрицы целочисленных данных на матрицу целочисленных данных;
- одновременное выполнение двух функций насыщения над потоком входных данных;
- производительность (МАС количество операций умножение с накоплением, выполняемых за один процессорный такт) -

2 МАС для 32-разрядных данных;

4 МАС для 16-разрядных данных;

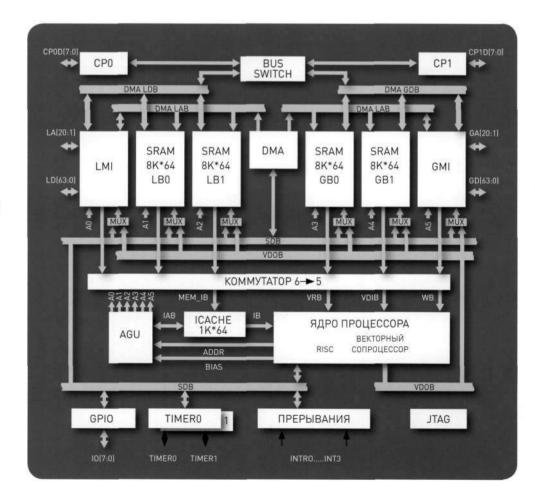
24 МАС для 8-разрядных данных;

80 МАС для 4-разрядных данных;

224 МАС для 2-разрядных данных.

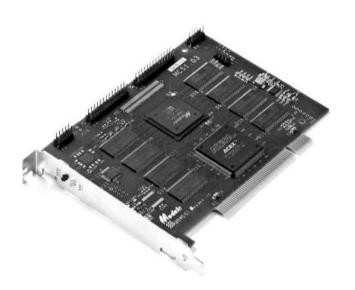
Рекомендуемые области применения

- гидро- и радиолокация;
- обработка ИК- и видеоизображений;
- навигационные приемники;
- СДМА и ТДМА базовые станции;
- векторно-матричные вычислители.



Процессор 1879ВМ5Я ориентирован на предварительную и первичную обработку малоразрядных сигналов. Для процессора 1879ВМ5Я поставляются кросс средства разработки и отладки программ SDK3O, включая компилятор языка программирования С++, ассемблер, редактор связей, дизассемблер, отладчик. Разработана инструментальная однопроцессорная плата с PCI интерфейсом для разработки программ на процессоре 1879ВМ5Я.

Инструментальный модуль МС 51.03

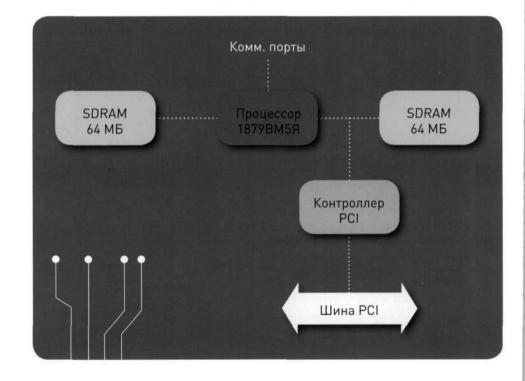


Инструментальный модуль **MC 51.03** на базе процессора 1879ВМ5Я (разработка ЗАО НТЦ "Модуль") предназначен для работы в составе ПЭВМ с системной шиной РСІ для отработки функционального программного обеспечения вычислительных систем на базе процессора 1879ВМ5Я.

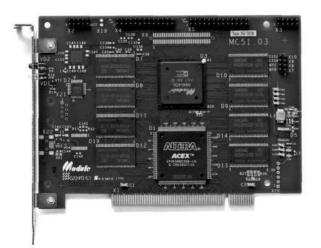
Модуль содержит один процессор 1879ВМ5Я с двумя банками синхронной динамической памяти по 64 Мбайт (по одному банку на каждой шине процессора). Один банк памяти доступен для записи и чтения как со стороны процессора, так и со стороны шины РСІ.

На внешние разъемы модуля выведены два коммуникационных порта процессора, которые предназначены для объединения нескольких модулей или подсоединения устройств ввода/вывода. Коммуникационные порты могут быть использованы в качестве отладочного интерфейса для сопряжения ПЭВМ с бортовой аппаратурой на базе процессора 1879ВМ5Я. Со стороны шины PCI модуль виден как 32-х разрядное устройство в пространстве адресов памяти. Программный драйвер модуля поддерживает его работу под управлением операционной системы Windows XP. Базовое программное обеспечение процессора обеспечивает полный цикл разработки и отладки прикладных программ.

Структурно-логическая схема модуля МС 51.03



Инструментальный модуль МС 51.03



Ключевые особенности модуля

- один процессор 1879ВМ5Я
- масштабируемая производительность от 320 до 71680 ММАС
- обработка данных переменной разрядности от 1 до 64 бит
- системная шина PCI (master/slave)
- 2 высокоскоростных коммуникационных порта

Технические характеристики модуля:

Процессор

Количество процессоров 1879ВМ5Я

Тактовая частота работы процессора 320 МГц

Тактовая частота интерфейсов с памятью 100 МГц

Питание

Напряжение питания 3,3 В

Мощность потребления не более 4,0 Вт

Память

Синхронная динамическая память SDRAM объемом 128 Мбайт

Исполнение

Системная шина РСІ

Ввод-вывод

Коммуникационные порты (до 150 Мбайт/с)

Производительность

Скалярные операции над 32-х разрядными данными до 960 MOPS

Векторные операции над 8-ми разрядными данными до 7680 ММАС

Цифровой унифицированный программный приемник СБИС 1879ВЯ1Я



СБИС 1879ВЯ1Я – цифровой унифицированный программный приемник класса Система-на-Кристалле обеспечивает прием аналоговых сигналов, преобразование их в цифровой код и программную цифровую обработку. СБИС 1879ВЯ1Я предназначена для создания унифицированной аппаратно-программной платформы цифровых программных приемников.

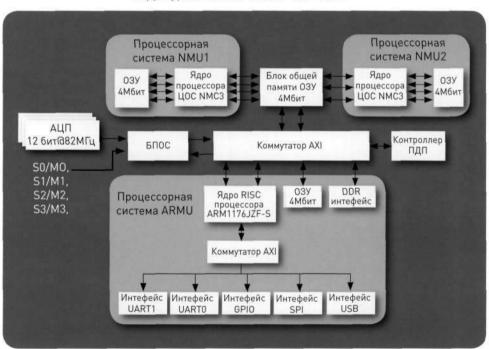
СБИС 1879ВЯ1Я может быть использована для создания мультисистемных помехоустойчивых навигационных приемников для интеллектуальных транспортных систем, авиации и судовой навигации, в том числе, и в приложениях, связанных с повышенным риском для жизни (Safety-of-Life Service; SoL). СБИС 1879ВЯ1Я обеспечивает прием всех используемых в настоящее время и перспективных радионавигационных сигналов, и способна одновременно работать по сигналам всех глобальных навигационных спутниковых систем (GPS, Galileo, ГЛОНАСС) и во всех частотных диапазонах.

В состав СБИС входят: тракт приема аналоговых сигналов (АЦП) и предварительной обработки сигналов (БП ПОС), блок первичной цифровой обработки на основе процессоров NeuroMatrix® NMC3 (DSP процессор), процессор вторичной обработки ARM1176, внутреннее ОЗУ, блоки синхронизации, устройство контроля JTAG, порты ввода-вывода.

Состав СБИС 1879ВЯ1Я:

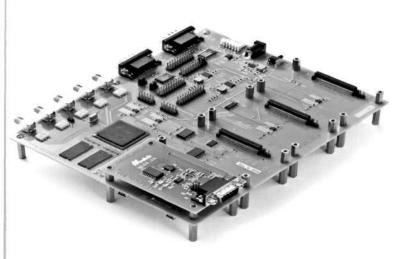
- 4-х канальный АЦП 126ит@82МГц
- Аппаратный блок 24 канальной предварительной обработки сигналов (БПОС)
- Два 64-разрядных DSP процессора NeuroMatrix® NMC3
- 32-разрядный RISC-процессор ARM1176JZF-S с плавающей точкой
- 16Мбит ОЗУ на кристалле
- Контроллер внешней памяти DDR1
- Интерфейсы UART, SPI, USB2.0, GPI0
- JTAG (IEEE Std. 1149.1)
- Диапазон рабочих температур от -50°C до +85°C
- Kopnyc BGA484

Структурная схема СБИС 1879ВЯ1Я



Область применения:

- радиолокационные приемники;
- приемники сигналов сотовой связи GSM, CDMA и др.
- приемники цифрового радиовещания DRM;
- многосистемные навигационные приемники ГЛОНАСС/ GPS/ GALILEO/COMPASS;
- другие задач цифровой обработки сигналов.



Ключевые особенности модуля

- один цифровой универсальный программный приемник 1879ВЯ1Я
- масштабируемая производительность от 655 до 15728 ММАС
- обработка данных переменной разрядности от 1 до 64 бит
- набор последовательных интерфейсов USB2.0, SPI, UART

Технические характеристики модуля: Процессор

DESCRIPTION OF THE STATE OF THE	
Внешняя тактовая частота	81,92 МГц
Количество микросхем 1879ВЯ1Я	1
Частота ядер NMC3 (в составе 1879ВЯ1Я)	327,68 МГц
Частота работы ядра ARM1176 JZF-S	
(в составе 1879ВЯ1Я)	163,84 МГц/
	327,68МГц
Тактовая частота интерфейса с памятью	163,84 МГц
Микросхема RTC (часы реального времени)	DS3234

Питание

Напряжение питания	4,5-17 B
Мощность потребления	3,0 Вт
с 4 мезонинами	до 10 Вт

Память

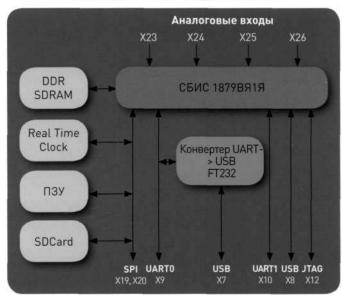
Динамическая память	
DDR1 объемом	256 Мбайт
Флэш память объемом	8 Мбайт

Исполнение

Габаритные размеры	200 x 170 x 45 мм

Инструментальный модуль МС 76.01 на базе СБИС 1879ВЯ1Я предназначен для функционирования как автономно, так и в составе комплекса, в частности с РС АТ, по шине USB. Данный модуль предназначен для отработки программного обеспечения и алгоритмов обработки, способен обеспечить прием аналоговых сигналов, преобразование их в цифровой код и программную цифровую обработку, а также для решения широкого класса задач, связанных с цифровой обработкой сигналов в реальном масштабе времени.

Структурная схема модуля МС 76.01



Ввод-вывод

DOOM DOISOM	
АЦП 126ит 81,92МГц	4
Порт USB2.0 full speed, device	1
Порт UART	2
Порт SPI	до 5 устройств
Порт GPIO	16
Порт JTAG	1
Разъем для подключения	
дополнительной флэш памяти	SDCARD

Производительность

до 1 962 MOPS
до 15 728 ММАС
>344 MIPS
163,84 MFLOPS



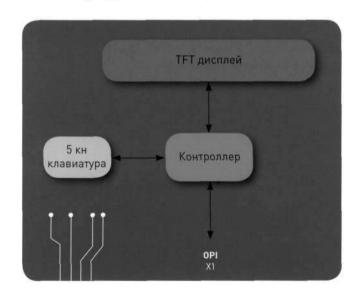
Ключевые особенности модуля

- Размер дисплея 4,3"
- Разрешение монитора 480Х272
- Количество цветов 16 миллионов
- Графический контроллер Epson S1D13781
- Ввод информации по SPI интерфейсу до 10 Мбит
- Системный интерфейс SPI

Инструментальный модуль МС 69.02 предназначен для отображения цветной графической информации на встроенный ЖК-дисплей. Модуль МС 69.02 предназначен для работы совместно с Модулем МС 76.01. Данный модуль способен обеспечить ввод команд посредствам встроенных кнопок.

Модуль имеет один внешний разъем для установки на Модуль MC 76.01. Модуль MC 69.02 занимает два посадочных места.

Структурная схема модуля МС 69.02



Технические характеристики модуля:

Монитор

• Размер дисплея

4,3"

• Разрешение монитора

480X272

• Количество цветов

16 миллионов

• Подсветка светодиодная

Исполнение

• Габаритные размеры

160 x 105 x 19,4 mm

Питание

• Напряжение питания

3,3 B, 3,8 B

• Мощность потребления

0,5 BT

Ввод-вывод

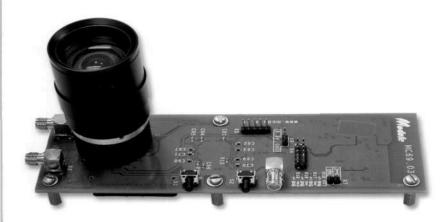
Порт SPI

до 10 Мбит

• Кнопки ввода

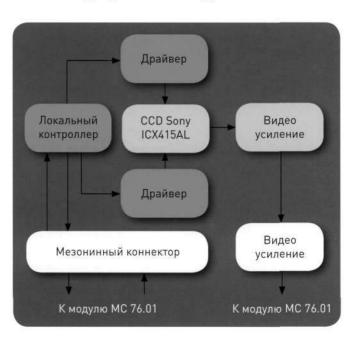
информации, шт

5



69.03 Модуль MC представляет собой (CCD) современную черно-белую ПЗС видеокамеру с прогрессивным сканированием и предназначен для работы совместно с инструментальным модулем МС 76.01 для получения высококачественных черно-белых изображений. Модуль видеоввода МС 69.03 построен на основе высокочувствительной монохромной ПЗС-матрицы ICX415AL фирмы Sony, которая обеспечивает возможность съемки со скоростью 30 кадров в секунду при разрешении 782х582 пикселей. Модуль имеет возможность установки объективов с креплениями стандартов C-mount или CSmount.

Структурная схема модуля МС 69.03



Основные характеристики:

Размеры:

•	Размер пикселя (мкм)	8,3x8,3
•	Разрешение (пикселей)	782X582
•	Размер матрицы (дюйм)	1/2
	Кадровая частота (Гц)	30

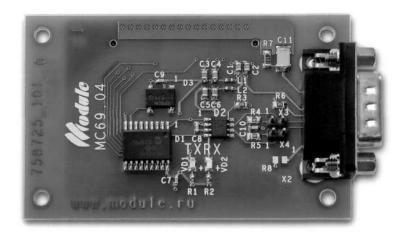
Матрица:

- Тип ПЗС-матрицы Sony ICX415AL, монохромная
- Черно-белая ПЗС (ССD) с прогрессивным сканированием
- Крепление объектива C-mount или CS-mount

Исполнение

• Габаритные размеры

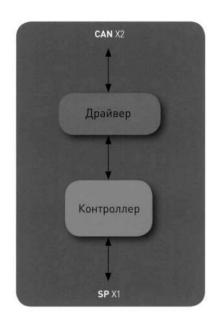
160 x 49 mm



Инструментальный модуль **МС 69.04** на базе контроллера CAN-интерфейса MCP2515 предназначен для функционирования в качестве узла связи в составе в составе Модуля МС 76.01. Модуль МС 69.04 поддерживает протоколы CAN1.2, CAN2.0A, CAN2.0B.

Модуль MC 69.04 имеет два внешних разъема один для установки на Модуль MC 76.01 и один DRB-9MA для подключения к сети-CAN. Модуль MC 69.04 занимает одно посадочное место.

Структурная схема модуля МС 69.04



Ключевые особенности модуля:

- Контроллер САN-интерфейса МСР2515
- Поддерживает протоколы CAN1.2, CAN2.0A, CAN2.0B
- Скорость передачи по САМ-интерфейсу до 1 Мбит
- Ввод информации по SPI интерфейсу до 10 Мбит
- Системный интерфейс SPI

Технические характеристики модуля:

Питание

• Напряжение питания

3,3 B

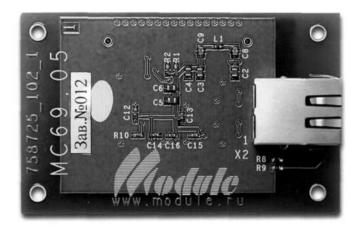
• Мощность потребления

0,1 BT

Исполнение

• Габаритные размеры

79 x 49 x 25 mm



Инструментальный модуль **MC 69.05** на базе IEEE 802.3 Ethernet контроллера ENC28J60 предназначен для функционирования в качестве узла связи в составе Модуля MC 76.01.

Модуль имеет два внешних разъема одиндля установки на Модуль МС 76.01 и один RJ45 для подключения Ethernet. Модуль МС69.05 занимает одно посадочное место.

Структурная схема модуля МС 69.05



Ключевые особенности модуля:

- IEEE 802.3 Ethernet контроллера ENC28J60
- Совместим 10/100/1000Base-T Networks
- Обеспечивает связь Ethernet 10 Base-T
- Ввод информации по SPI интерфейсу до 10 Мбит
- Системный интерфейс SPI

Технические характеристики модуля:

Питание

Напряжение питания 3,3 В
Мощность потребления 0,5 Вт

Исполнение

Габаритные размеры
79 х 49 х 25 мм

Декодер цифрового телевизионного сигнала СБИС К1879ХБ1Я



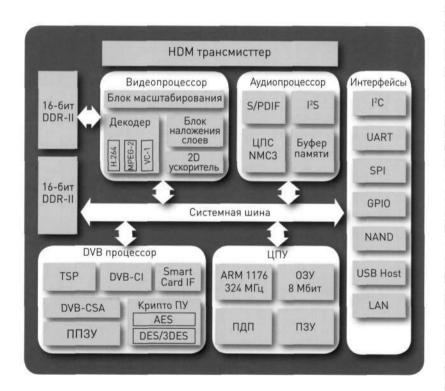
Основные преимущества:

- Процессор ARM1176JZF-S, частота 324 МГц
- ЦПС NeuroMatrix® NMC3, частота 324 МГц
- Мультистандартный декодер SD/HD видео MPEG-2/H.264/VC-1
- Многоканальный контроллер ПДП
- Возможность доступа к внешней защищенной памяти с функцией дескремблирования
- Конфигурируемый демультиплексор транспортного потока с поддержкой дескремблирования по стандарту DVB-CSA
- 2D графический ускоритель
- Видеоконтроллер с функцией наложения полупрозрачных слоев и масштабированием видео
- Видеоинтерфейс, включающий цифровой видео выход и контроллер HDMI
- Возможность подключения до 256 Мбвнешней NAND Flash по 8-разрядному интерфейсу
- Интерфейс с serial NOR flash по интерфейсу SPI
- Два контроллера DDR2 SDRAM с 16-разрядными внешними шинами
- Блоки аудио интерфейсов I²S и S/PDIF
- Интерфейс DVB-CI
- Контроллер Ethernet 10M/100M
- Контроллер USB 2.0 Host HS со скоростью работы до 480 Мбит/с
- Ориентирован на работу под управлением OC Linux
- Загрузка через NAND Flash, SPI Flash, Ethernet
- Режим защищенной загрузки

Высокоинтегрированная **СБИС** для цифровых телевизионных приемников стандартной и высокой четкости, предназначена для декодирования телевизионных сигналов спутникового, наземного и кабельного вещания, а также IP-телевидения с использованием новейших технологий компрессии аудио и видео.

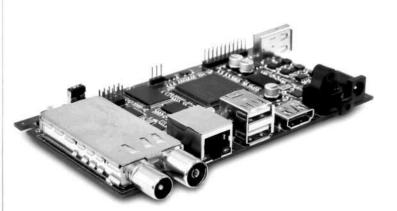
Возможные области применения:

- Телевизионные приставки (Set-top box) стандартной и высокой четкости
- Цифровые телевизионные приемники для приема сигналов наземного, спутникового и кабельного вещания
- Цифровые мультимедийные устройства
- Микрокомпьютер МВ 77.07



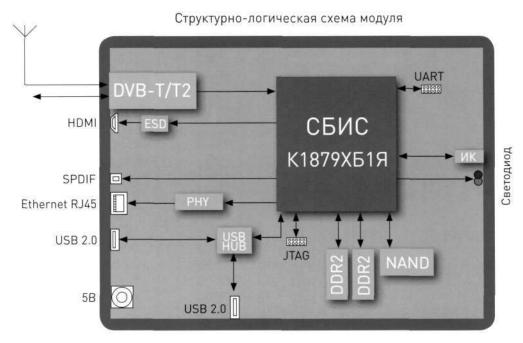
Структурная схема СБИС К1879ХБ1Я

Цифровая телевизионная приставка DVB-T/T2



FTA цифровая телевизионная приставка на базе СБИС К1879ХБ1Я разработки НТЦ «Модуль» представляет из себя серийное решение приемника цифрового телевизионного DVB-T/T2-сигнала с поддержкой разрешения HD/SD, обратным каналом через Ethernet, функцией PVR с записью на USB-носитель для приема открытых телевизионных каналов.

Телевизионная приставка оптимизирована под требования массового производства, имеет низкие стоимостные характеристики.

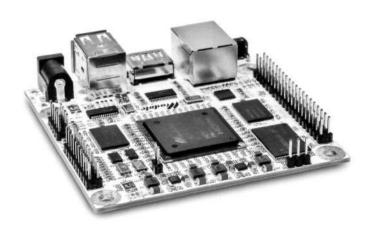


Основные характеристики:

- Микросхема декодера цифрового телевизионного сигнала - К1879ХБ1Я
- Системная память:
 - 2 модуля DDR2 SDRAM, 128 МБ (общая емкость установленной DDR2 SDRAM - 256 МБ)
 - NAND-флеш-память, объем 128 МБ
- Интерфейсы
- Интерфейсы приемного тракта
 - DVB-T/T2 тюнер
 - Ethernet 10/100 Mbit для приема транспортного потока IP телевидения, доступа в Интернет и обратного канала
- Аудио-видео интерфейсы
 - HDMI
 - S/PDIF оптический

- Интерфейсы общего назначения
 - GPIO
 - USB 4 шт.
 - UART
- Хост-интерфейсы
 - JTAG
 - Host интерфейс через Ethernet (EDCL)
- Пользовательские интерфейсы
 - IR-GPIO-интерфейс (для подключения модуля интерфейсной панели)
 - Светодиод
- Электропитание
 - внешний источник питания, не более 10 Вт

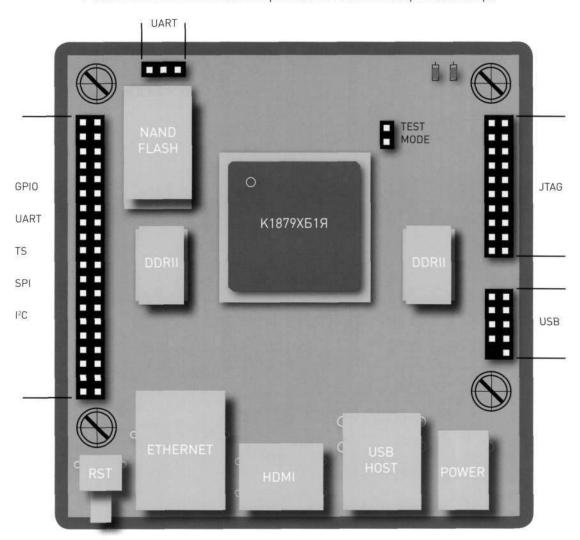
Микрокомпьютер МВ 77.07



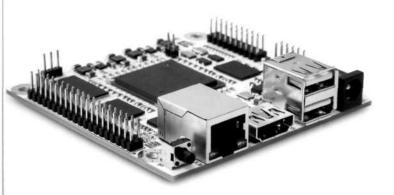
ЗАО НТЦ "Модуль" представляет устройство, являющееся отечественным ответом известному миникомпьютеру Raspberry. В новом микрокомпьютере используется процессорное ядро ARM архитектуры v6, дополненное высокопроизводительным процессором цифровой обработки сигналов оригинальной архитектуры - NeuroMatrix®. Ядро цифровой обработки сигналов NMC3 обеспечивает возможность использовать устройство в задачах анализа и обработки изображений, например, в охранных системах видеонаблюдения. Кроме того, устройство включает аппаратный декодер видео, позволяющий декодировать видео высокой четкости и графический ускоритель.

Размеры микрокомпьютера 80х80 мм.

Расположение компонентов и разъемов на плате микрокомпьютера



Микрокомпьютер МВ 77.07



Разработчики микрокомпьютера рассчитывают, что устройство найдет широкое применение в различных системах управления, в учебных заведениях в качестве учебного пособия и заинтересует энтузиастов - разработчиков.

В качестве программного обеспечения поставляется операционная система Linux, дистрибутивы Raspbian и Debian и наборы библиотек для работы с DSP ядром.

Основные характеристики:

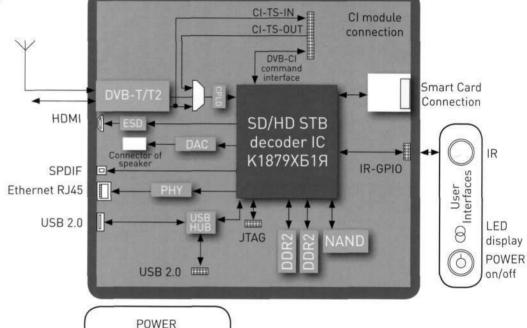
- Микросхема декодера цифрового телевизионного сигнала К1879ХБ1Я
- Системная память:
 - 2 модуля DDR2 SDRAM, 128 МБ (общая емкость установленной DDR2 SDRAM - 256 МБ)
 - NAND-флеш-память, объем 1 ГБайт
- Интерфейсы приемного тракта
 - Синхронный параллельный интерфейс транспортного потока EN50221
 - Ethernet 10/100 Mbit для приема транспортного потока IP телевидения, доступа в Интернет и обратного канала
- Аудио-видео интерфейсы
 - НDMI Тх порт
 - SPDIF (многоканальный)
 - 12S
- Интерфейсы общего назначения
 - GPIО до 32 портов (на общем разъеме)
 - USB 2.0 Host (2 стандартных порта + 2 на общем разъеме)
 - UART
 - SPI master
 - 12C
- Хост-интерфейсы
 - JTAG
 - Host интерфейс через Ethernet (EDCL)
- Электропитание
 - Интерфейс питания 5В самого модуля микрокомпьютера.
 - Интерфейс питания 3.3В для плат расширения.

Универсальный модуль (FTA/CA) цифрового телевизионного приемника

Универсальный модуль (FTA/CA) цифрового телевизионного приемника на базе СБИС К1879ХБ1Я разработки НТЦ «Модуль» представляет собой готовую платформу для разработки приемника цифрового телевизионного DVB-T/T2-сигнала с поддержкой разрешения HD/SD, обратным каналом через Ethernet, функцией PVR с записью на USB-носитель и СУД (интерфейса смарт-карты + интерфейс расширения для подключения СІ-модулей).

Структурно-логическая схема модуля

Данный модуль будет интересен разработчикам и производителям цифровых телевизионных приставок стандарта DVB-T/T2 как для приема и обработки открытого эфирного сигнала (FTA), так и кодированного (с условным доступом — CA).



Основные характеристики:

- Микросхема декодера цифрового телевизионного сигнала - К1879ХБ1Я
- Системная память:
 - 2 модуля DDR2-667 SDRAM, 128 МБ (общая емкость установленной DDR2 SDRAM - 256 МБ)
 - NAND-флеш-память, объем 256 МБ
- Интерфейсы приемного тракта
 - DVB-T/T2 тюнер
 - Ethernet 10/100 Mbit для приема транспортного потока IP телевидения, доступа в Интернет и обратного канала
- Интерфейсы системы УД
 - DVB-CI слот
 - Интетфейс смарт-карты
- Аудио-видео интерфейсы
 - HDM
 - S/PDIF оптический

- Интерфейсы общего назначения
 - GPIO

(5V, 10W)

- USB 4 шт.
- UART
- Хост-интерфейсы
 - JTAG
 - Host интерфейс через Ethernet (EDCL)
- Пользовательские интерфейсы
 - IR-GPIO-интерфейс (для подключения модуля интерфейсной панели)
 - Светодиод
 - Кнопка вкл./выкл.
- Электропитание
 - внешний источник питания, не более 10 Вт



НАУЧНО-ТЕХНИЧЕСКИЙ ЦЕНТР

125190, Москва, а/я 166 тел.: (499) 152 9698 факс: (499) 152 4661 e-mail: rusales@module.ru www.module.ru



Российский НИИ Информационных Технологий и систем В втоматизированного Проектирования

129090, Москва, Проспект Вернадского, 78. тел/факс (495) 434-15-42, t-mail: <u>Fkatalog@mail.ru</u>, ритап.рф, http://fifpk.ru, **ИНН/КПП** 7729040491/ 772901001, **ОКТМО** 45327000000, **ОКПО** 02068717

Выставка

«CSTB - 2015»

(17-я Международная выставка форум)

Каталог включен в базу данных «Федерального информационного фонда отечественных и иностранных каталогов на промышленную продукцию»

Основание:

Постановлением Правительства РФ от 24 июля 1997 г. № 950 и Постановлением Правительства РФ от 31 декабря 1999 г. № 2172-р

2015 год